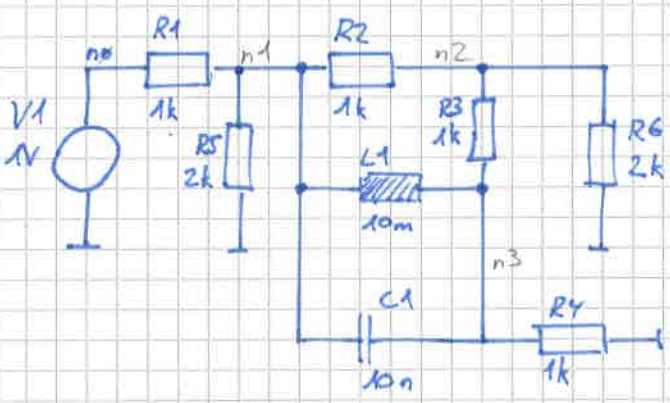
Elo 1

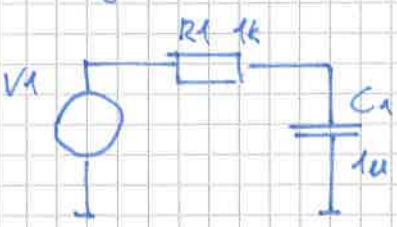
2. Analog-Simulator

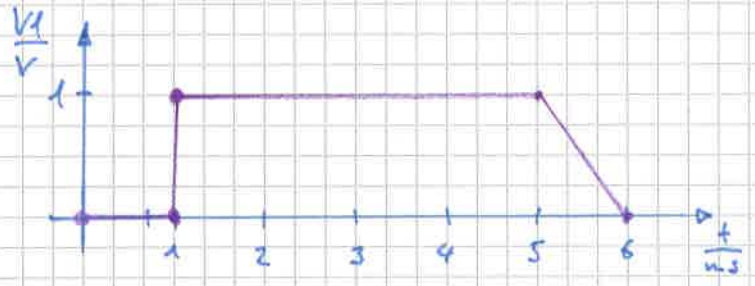
- Einsatz: Sensoren
  Analog Pre-Processing
  Analog Post-Processing
  Ev. beim ADC/DAC (Mixed Simulation mit Digitalteil)

Aufgabe 1:



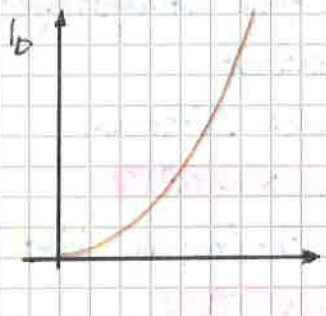
Aufgabe 2:





ELO1

Dioden



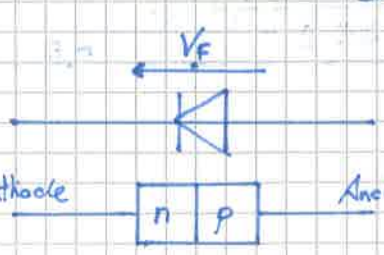
$$I_D = I_S \cdot \left(e^{\frac{U_D}{m V_T}} - 1\right)$$

(I_S: Sättigungssistion)

$$V_T = \frac{kT}{q}$$ (ca. 25 mV)

(q: Elementarladung)

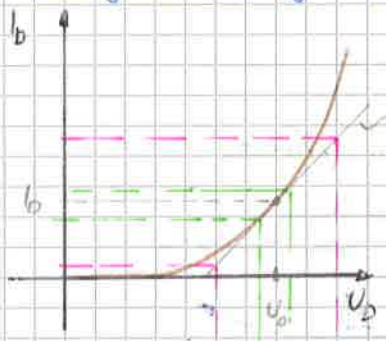
- Für $V > 200\,mV$ kann $(-1 \cdot I_S)$ vernachlässigt werden

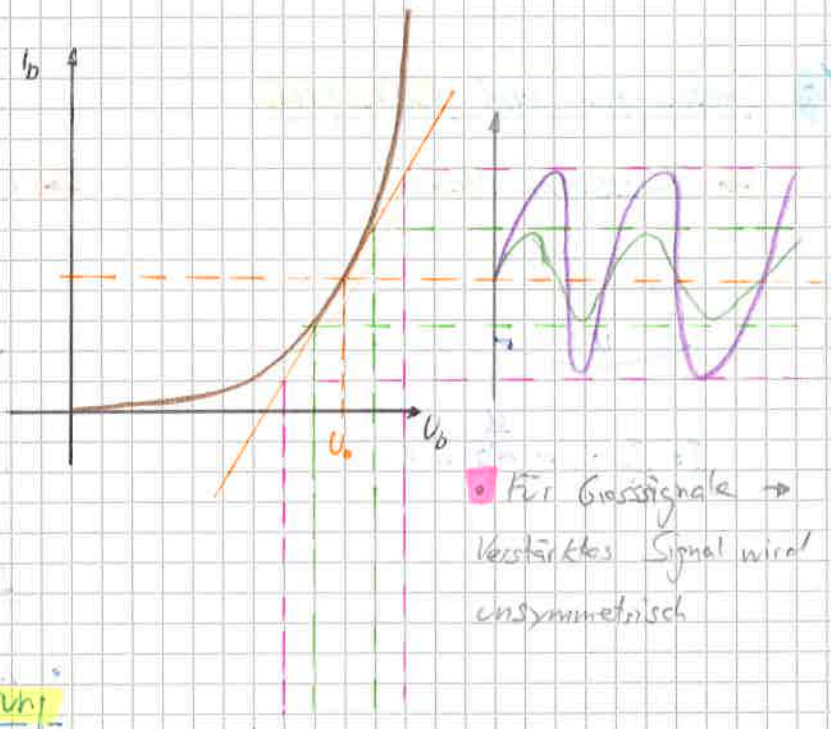


m : Emissionskoeffizient ($1 < m < 2$)

I_S : Sättigungssperrstrom (pA...nA)

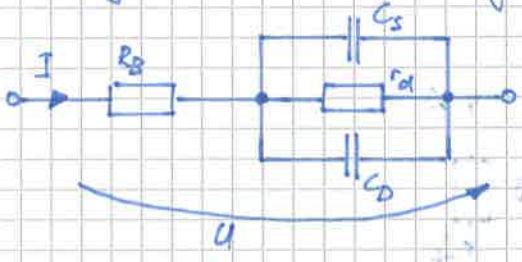
Grosssignal Kleinsignal





- Für Grosssignale → Verstärktes Signal wird unsymmetrisch

Kleinsignal - Ersatzschaltung



R_B	Bahnwiderstand – Zuleitung, Kontaktierung
r_d	differentieller Widerstand des pn-Übergangs
C_D	Diffusionskapazität – Bei pos. Diodenspg.
C_S	Sperrschichtkapazität – Bei neg. Diodenspg.

Temperaturverhalten

(T_{max} → Silizium = 175°C)

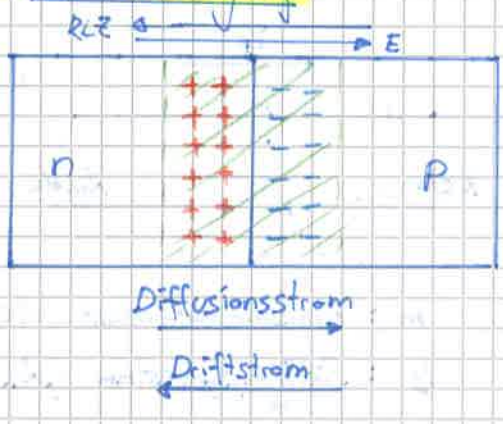
$$\left[\frac{dV_F}{dT} = -2\,mV/K\right]$$; Diodenspg. nimmt p.a. Grad C um 2mV ab

▷ Zunahme Sperrstrom erfolgt exponentiell mit der Temperatur

"Verdoppelung des Sperrstromes bei einer Temperaturerhöhung um 10°C"

▷ Gesetz von Arrhenius: Die Ausfallrate verdoppelt sich bei einer Temperaturerhöhung um 10 Grad C.

PN - Übergang



RLZ: Raumladungszone

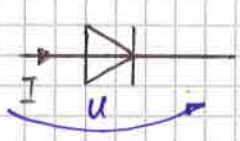
- Elektronen diffundieren in p-Zone, Löcher in n-Zone
  → RLZ: Bereich ohne freie Ladungsträger
  → Elektrisches Feld entsteht
- Durch elektr. Feld entsteht Driftstrom

① Externe Spannung $V_{pn} > \sim 0{,}7V$
↳ RLZ verschwindet, Pn-Übergang leitet

② Externe Spannung $V_{pn} < 0V$
↳ RLZ wird breiter, Pn-Übergang sperrt.

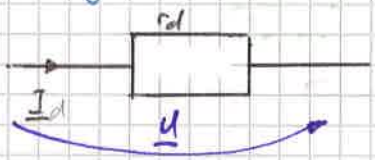
Grosssignal und Kleinsignal

→ Grosssignal Modell



$$I = I_S \cdot \left(e^{\frac{U}{m V_T}} - 1\right)$$

→ Kleinsignal Modell



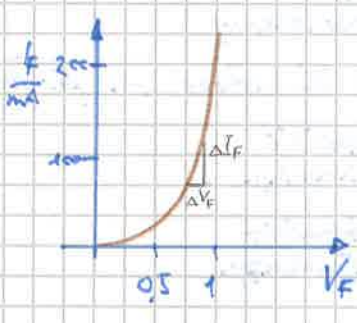
$$r_d = \left.\frac{dU}{dI}\right|_{AP}$$

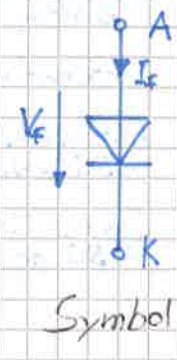
→ r_d entspricht Tangente im Arbeitspunkt

$$I = \frac{U}{r_d} \qquad \left[r_d = \frac{m \cdot V_T}{I_d} \right]$$

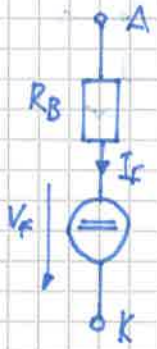
- Linearisierung im Arbeitspunkt: Tangente

Diodenkennlinie Durchlassbereich





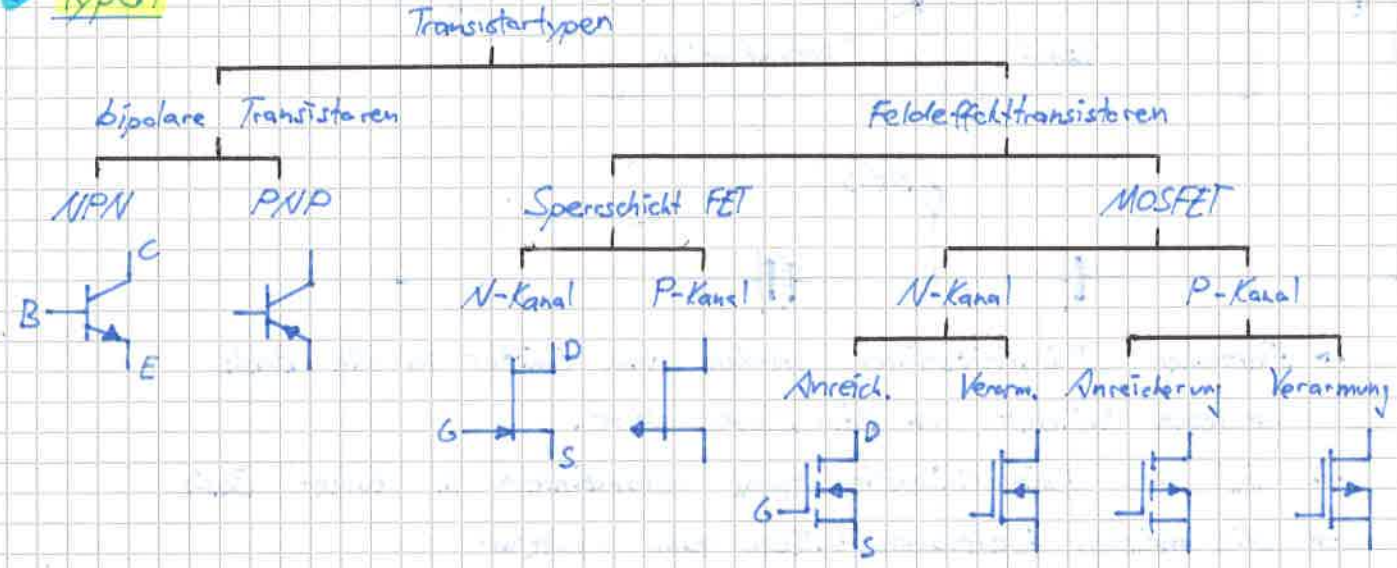
Symbol



Ersatzschaltung

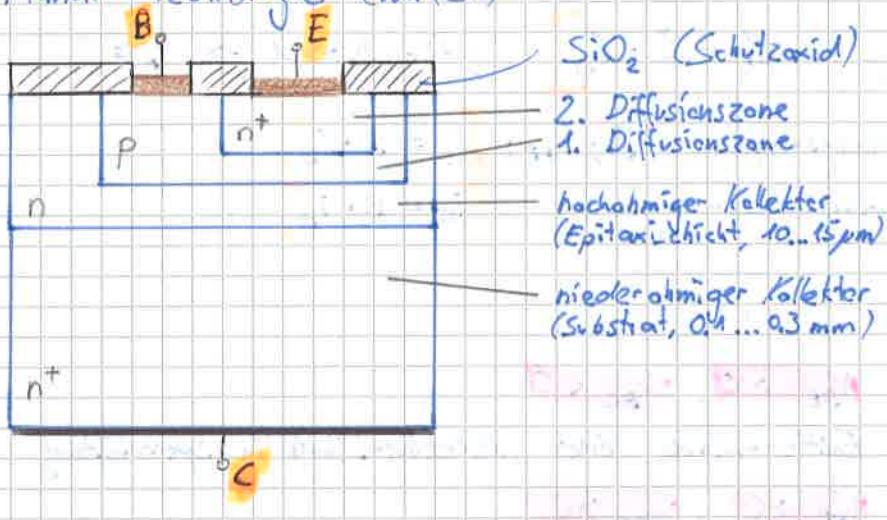
5 Transistoren

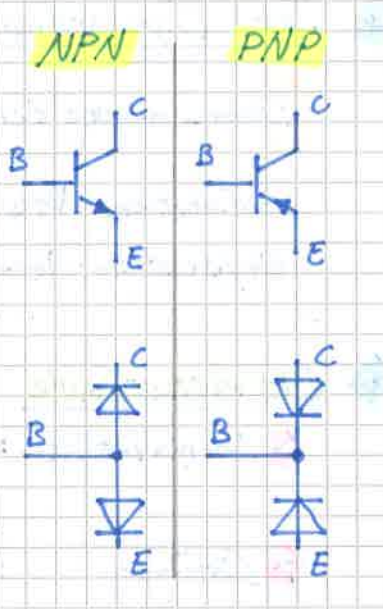
Typen



Aufbau des Transistors

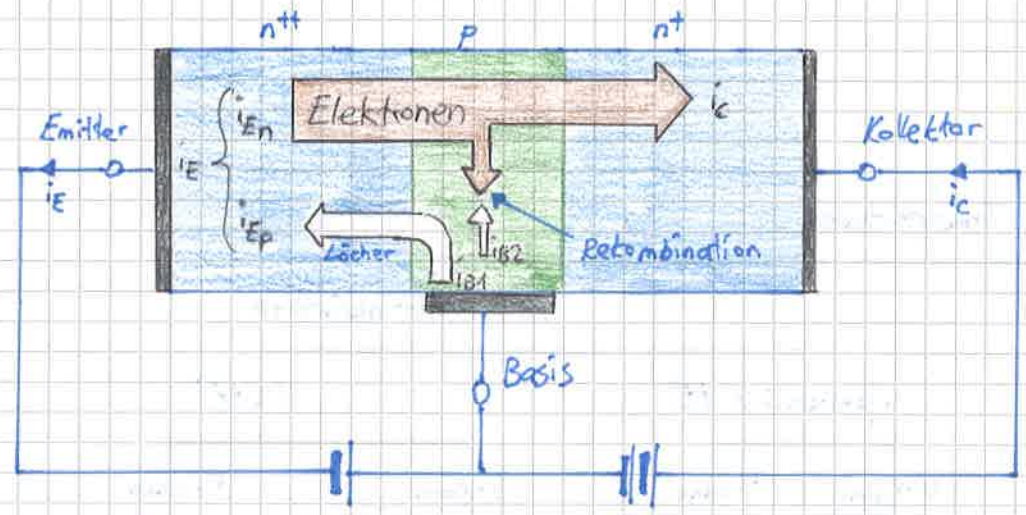
Planar-Technologie (Wafer)





- hohe Dotierung im Emitter (n+)
- niedrige Dotierung im Kollektor (n, zum Anschluss n+)
- unterschiedliche Eigenschaften der beiden Dioden (Transistor ist nicht symmetrisch)

Steuerprinzip npn Transistor



→ Elektronen (Majoritätsträger) werden vom Emitter in die Basis getrieben (injiziert) → BE-Diode leitet.

→ Teil des Emitterinjektionsstroms rekombiniert in (kurzer) Basis

→ die meisten Elektronen fließen zum Kollektor

→ I_{Ep} : von Basis-Emitter-Diode in den Emitter injizierte Löcher

Der Bipolartransistor ist ein Stromverstärker

[Stromsummengleichung $I_E = I_C + I_B$] ; für $B \gg 1 \rightarrow I_E \approx I_C$

Gleichstrom-Verstärkungsfaktor B; h_{FE}; [$I_C = B \cdot I_B$]

Wechselstrom-Verstärkungsfaktor [$i_c = \beta \cdot i_B$]

Betriebszustände

▷ Normalbetrieb : $V_{BE} > 0$, $V_{BC} < 0$

Emitter-Diode leitet, Kollektor-Diode in Sperrrichtung (Verstärker)

▷ Sättigung : $V_{BE} > 0$, $V_{BC} > 0$

Beide Dioden leiten → Schalter 'ON'

Sättigungsspg. V_{CE_SAT} ca. 0,3V

▷ Sperrbetrieb : $V_{BE} < 0$, $V_{BC} < 0$

Schalter 'OFF'

▷ Inversbetrieb : $V_{BE} < 0$, $V_{BC} > 0$

Wie Normalbetrieb, aber Kollektor/Emitter vertauscht

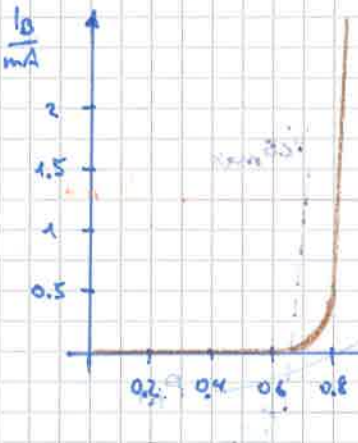
↳ Nur wenig Verstärkung!

ELO 1

5 Transistor (Fortsetzung)

Kennlinien

Eingangskennlinie Basis-Emitter $I_B(V_{BE})$

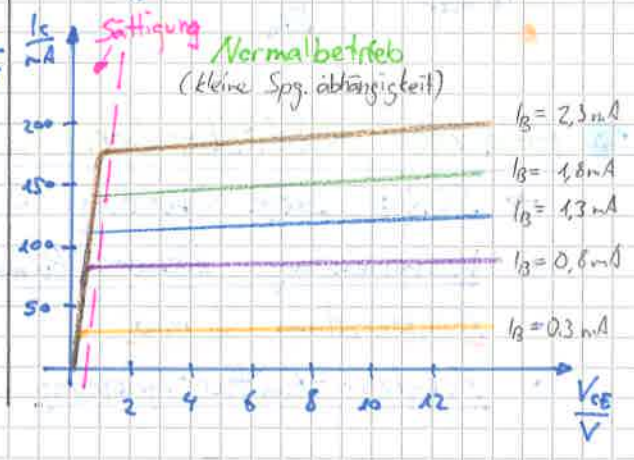


$$I_B = I_S\left(e^{\frac{V_{BE}}{m \cdot V_T}} - 1\right) \approx I_S \cdot e^{\frac{V_{BE}}{m \cdot V_T}}$$

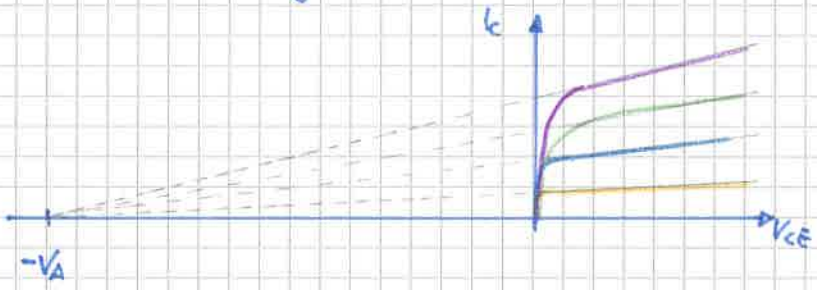
→ Kleinsignal-Widerstand

$$\left[r_{BE} = \frac{m \cdot V_T}{I_{BO}}\right]$$

Ausgangskennlinie $I_C(V_{CE})$



Early-Spannung V_A

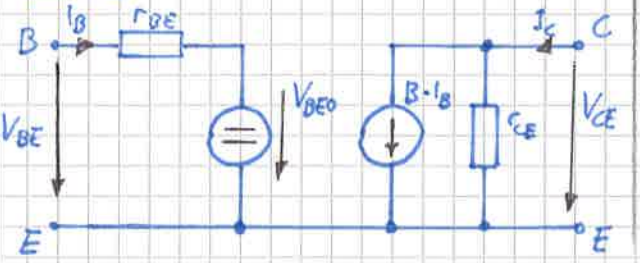


- Ausgangskennlinien schneiden sich bei Verlängerung
- Schnittpunkt bei $-V_A$

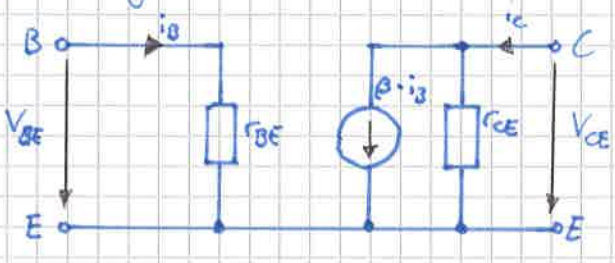
npn	80...200V
pnp	40...150V

Modelle mit Berücksichtigung Early-Effekt (r_{CE})

Grosssignal: (linearisiert)



Kleinsignal:



$$r_{BE} = \frac{m \cdot V_T}{I_{BO}} \qquad r_{CE} \cong \frac{V_A}{I_C}$$

V_T = Thermospannung $\approx 25.5mV \approx \underline{25mV}$

Temperaturverhalten

→ Temperaturabhängigkeit von $V_{BE} = -2mV/K$

→ Stromverstärkungsfaktor $B_N(T) = B_N(T_0) \cdot e^{c_B(T-T_0)}$; $c_B \approx 0.8\% \cdot K^{-1}$

⚠ Temperatureinfluss ist sehr gross, muss bei der Schaltungsentwicklung berücksichtigt werden ⚠

Thermischer Widerstand

- R_{th} für TO92 → 0,25 K/mW

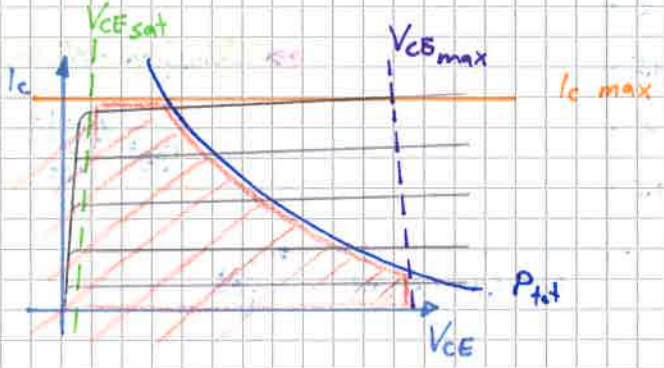
$\Delta T = R_{th} \cdot P$

$$P_{V\,max} = \frac{T_{max} - T_a}{R_{th}}$$ maximale Verlustleistung

Erlaubter Arbeitsbereich (SOA)

→ SOA: Safe Operating Area

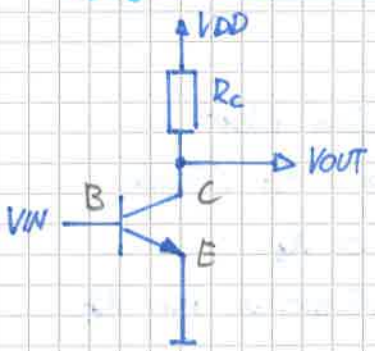
- Verlustleistung kleiner $P_{V\,max}$
- Kollektorstrom I_C max
- Kollektor-Emitter-Spannung



Frequenzabhängigkeit

Elo 1

5.6 Emitterschaltung

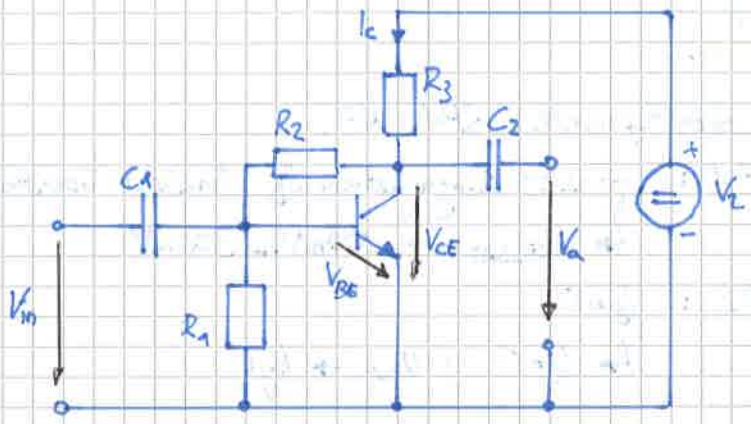


- $V_{out} = VDD - I_S \cdot R_C \cdot \beta \cdot e^{\frac{V_{in}}{m \cdot VT}}$ (V_{BE}) allgemeiner
- Verstärkung = Ableitung

$$\left[\frac{dV_{out}}{dV_{in}} = -\frac{R_c \cdot I_c}{m \cdot VT}\right]$$

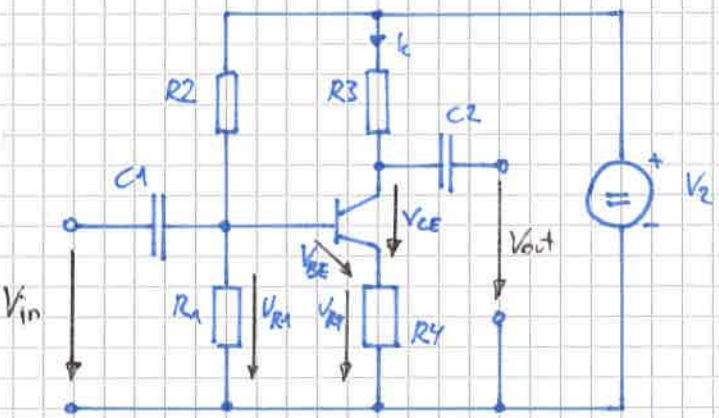
(Verstärkung wird grösser mit höherer Speisespg.)

Spannungsgegenkopplung



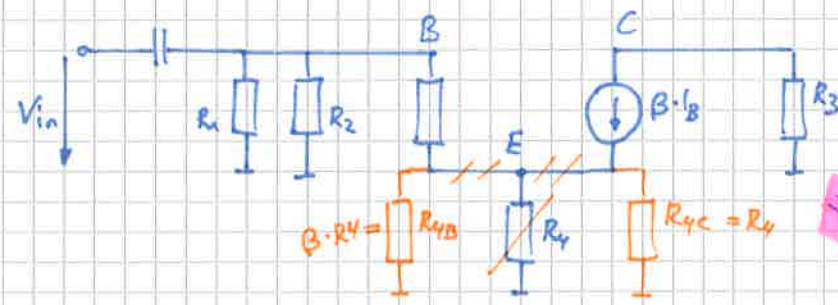
- I_c zu gross → V_{CE} tiefer, damit wird auch V_{BE} kleiner (Spannungsteiler R2,R1) → I_c wird reduziert
- Vorteile: Für Signale → Verstärkung wie bei der Emitterschaltung
  ⇒ Volle Verstärkung wie Emitterschaltung

Stromgegenkopplung



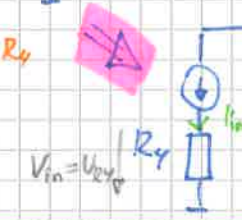
- I_c zu gross → U_{R4} hoch, damit wird U_{BE} kleiner → I_c wird reduziert
- Arbeitspunkt wird mit R1, R2 eingestellt (5-10 Mal mehr Strom als I_B durch R1, R2)
- Verstärkung ist gegenüber der Emitterschaltung stark reduziert.
- Vorteile: → Temp. stabilität
  → Wenig sensitiv auf Herstellungstoleranzen

→ Kleinsignalersatzschaltbild



$r_{BE} \ll R_4 \cdot \beta$

$U_{BE} \ll U_E \rightarrow U_E \approx U_{in}$



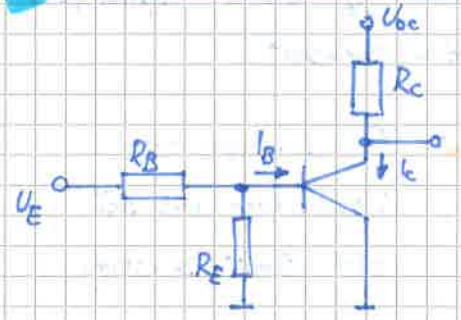
$I_{in} = \frac{U_{in}}{R_4}$

$$\left[U_{out} = \frac{-R_3}{R_4} \cdot U_{in}\right]$$

Fazit Emitterschaltung

- Grosse Verstärkung möglich
- Aber Grosse Toleranzen
  - Reduktion der Toleranzen durch Gegenkopplung
    - Spannungsgegenkopplung → hohe Verstärkung für Signal bleibt
    - Stromgegenkopplung → Nur noch kleine Verstärkung fürs Signale
      - Alternativ: C parallel zu R_E → Für hohe Frequenzen Kurzschluss von R_E → hohe Verstärkung

5.4 Transistor als Schalter

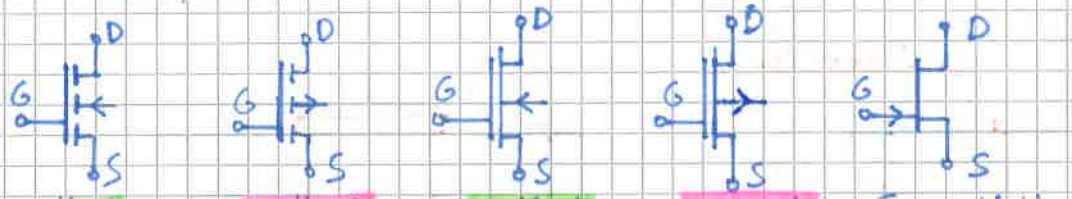


- 2 Arbeitspunkte AP1, AP2
- AP1: grosser Eingangsstrom I_B, Transistor übersteuert
  - $U_{CE_SAT} \sim 100mV \ldots 300mV$
- AP2: $I_B = 0$
  - $I_C = 0$; U_{out} → high

Eb 1

Feldeffekt-Transistoren

FET-Typen und Symbole



n-Kanal Anreicherungs-Mosfet | p-Kanal Anreicherungs Mosfet | n-Kanal Verarmungsmosfet | p-Kanal | Sperrschicht-FET

→ Die Steuerelektrode ist gegenüber dem Kanal isoliert

(1) Dielektrische Isolation: Mosfet (andere Bez. sind MISFET, IGFET)

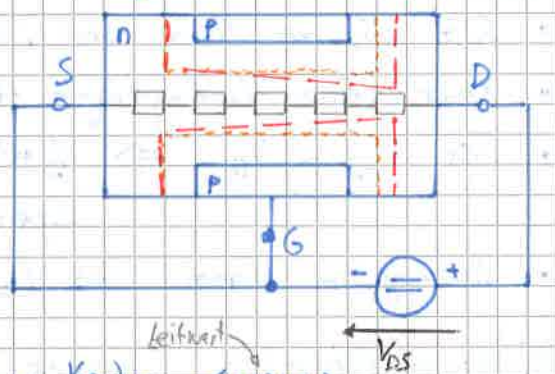
(2) Isolation durch gesperrten pn-Übergang bzw. Schottky-Übergang: Sperrschicht-FET, JFET, MESFET

Sperrschicht- (Junction-) FET

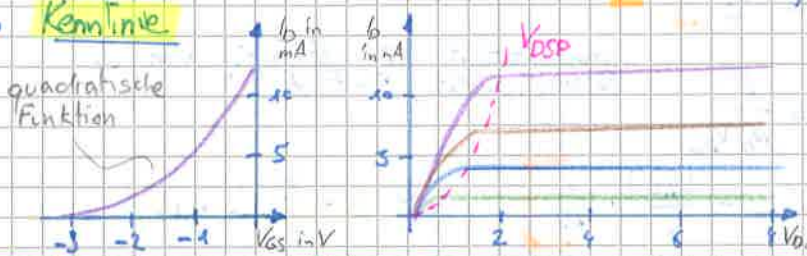
- Leitfähigkeit des Kanals Drain-Source wird über Gate-Spannung beeinflusst
- V_{GS} verändert Dicke der Raumladungszone (RLZ), damit Leitfähigkeit, resp. Widerstand
  - → Je grösser V_{GS} → RLZ grösser → N-Kanal kleiner (Widerstand grösser)

Steuerung über V_{DS}

- Für hohe V_{DS} wird Kanal abgeschnürt, Strom kann nicht weiter steigen
- Zeigt Verhalten einer Stromquelle
- Stromquelle für $V_{GS}=0$
- → einfache Form einer Stromquelle



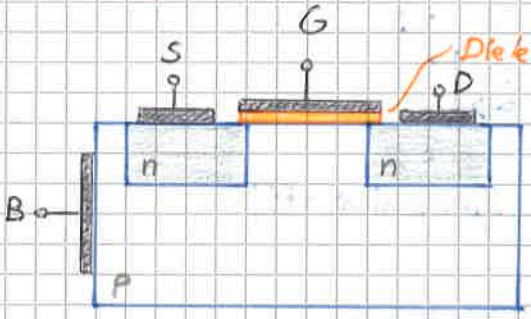
- $V_p = V_{GS} - V_{DSP}$ (Pinch-off = Abschnürbereich) → $V_{DSP} = V_{GS} - V_p$
- Widerstandsbereich: $I_D = \frac{2 \cdot I_{DS}}{V_p^2}\left(V_{GS} - V_p - \frac{V_{DS}}{2}\right)V_{DS} \cdot (1 + \lambda V_{DS})$
- Abschnürbereich: $I_D = \frac{I_{DSS}}{V_p^2}(V_{GS} - V_p)^2 \cdot (1 + \lambda V_{DS})$
- Steilheit (Mass für Verstärkung) $\left[S_{max} = \frac{2 \cdot I_{DSS}}{|V_p|}\right]$
- Kennlinie

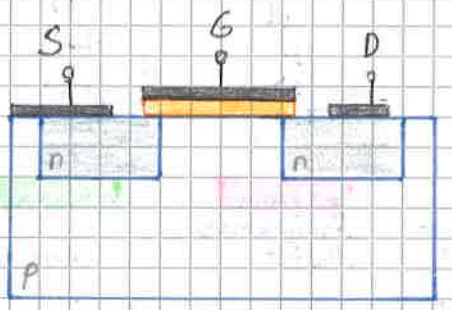


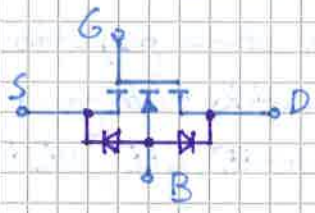
MOSFETS (Metal Oxide Silicon Feldeffekt-Transistor)

- heute meistverbreitete Transistoren
- sind z.B in allen modernen IC's enthalten
- CMOS-Technologie enthalten komplementäre Mosfets, (d.h. n- und p-Kanal Mosfets)

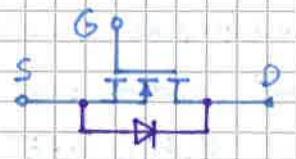
Aufbau







Substrat beschaltbar



Substrat an Source

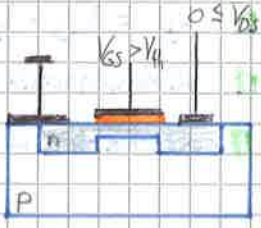
→ **Gate**: Steuerelektrode (Metall oder dotiertes Silizium)
Kanalanschlüsse **Source** und **Drain** (Quelle und Senke)
Kanal ist von Gate durch Dielektrikum (meist SiO_2) isoliert
Substratanschluss (**Bulk**) heisst auch Back-Gate

Sperrbereich

- RLZ zwischen Kanal und Drain (auch zw. Kanal und Source)
- Keine freien Ladungsträger → kein Strom Drain-Source
- Für $V_{GS} < V_{th} \Rightarrow I_D = 0$

  Sperrbereich: $0 < V_{DS}$, $V_{GS} \leq V_{th}$
- Ladung im Kanal $Q = C_{ox} \cdot A \cdot (V_{GB} - V_{th})$

Widerstandsbereich (linearer Bereich)



- Ladungsträger im Kanal für $V_{GS} > V_{th}$

  $\Delta Q = C_{ox} \cdot W \cdot L \cdot (V_{G-ch} - V_{th})$ (W-Wide; L Length)
- V_{G-ch} beträgt im Mittel $V_{GS} - \frac{V_{DS}}{2}$

  $\Delta Q = C_{ox} \cdot W \cdot L \cdot \left(V_{GS} - V_{th} - \frac{V_{DS}}{2}\right)$
- Drainstrom

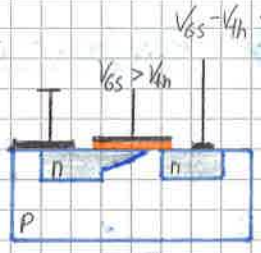
  $I_D = \frac{\Delta Q}{\tau_{tr}}$; $\tau_{tr} = \frac{L^2}{\mu_n V_{DS}}$

  Transit-Zeit ist abhängig von L, Beweglichkeit, E-Feld
- $I_{D-lin} = \beta \cdot \left(V_{GS} - V_{th} - \frac{V_{DS}}{2}\right) \cdot V_{DS}$ (mit $\beta = \frac{W}{L} \cdot C_{ox} \cdot \mu_n$)

EL01

6. Feldeffekt-Transistoren (Fortsetzung)

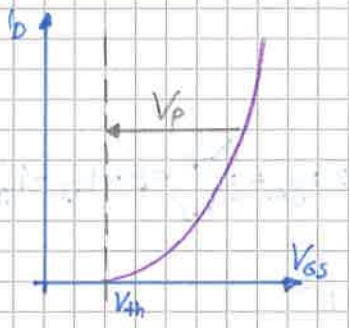
Sättigungsbereich



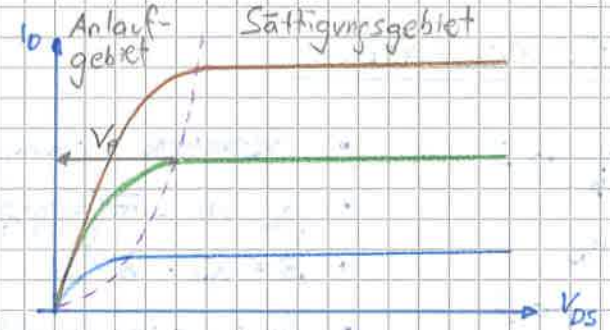
- Kanal wird abgeschnürt für $V_{DS} = V_{GS} - V_{th}$
- Keine weitere Zunahme des Stromes für $V_{DS} > V_{GS} - V_{th}$
  - Kanal bei Source hochohmig
  - Ladungsträger können Zone überwinden
  - Sättigung: Stromquellenbereich

$$I_D = \frac{\beta}{2}(V_{GS} - V_{Th})^2$$

Kennlinien (p.17)

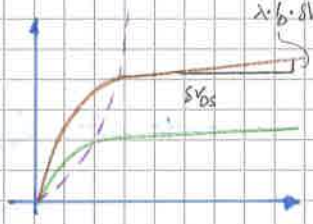


Eingangskennlinie



Ausgangskennlinie

Kanallängen-Modulation



- Trotz Abschnürung leichte Zunahme des Stromes bei Sättigung
- Kanallängen-Modulation, modelliert mit λ

$$I_{D,SAT} = \frac{\beta}{2}(V_{GS} - V_{th})^2 (1 + \lambda \cdot V_{DS})$$

- Formel für Anlaufbereich mit λ: $I_{D,lin} = \beta (V_{GS} - V_{th} - V_{DS}/2) \cdot V_{DS} \cdot (1 + \lambda \cdot V_{DS})$

Vergleich Transistoren: MOSFET - Bipolar (p.22)

MOSFET

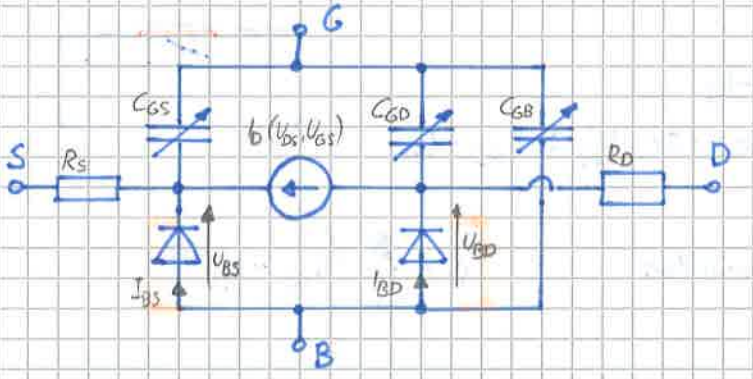
- → Spannungsgesteuert
- → Quadratischer Zusammenhang $I_D(V_{GS})$
- → Kein Strom im Gate
- → Symmetrisch (Bulk od. Source)
- → Asymmetrisch wenn Source mit Bulk verbunden

Bipolar

- → Stromgesteuert
- → Exponentieller Zusammenhang $I_C(V_{BE})$
- → Basisstrom bewirkt Kollektorstrom
- → Asymmetrisch
- ↳ unterschiedliche Dotierungen der beiden Dioden

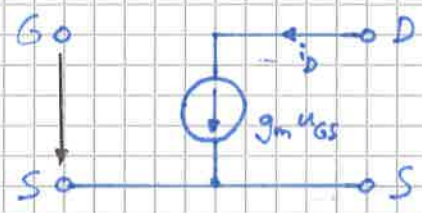
FET Ersatzschaltungen

Grosssignal-Ersatzschaltbild



- Gesteuerte Stromquelle
- Zuleitungswiderstände
- Variable Kapazitäten
- 2 Dioden: Bulk-Drain und Bulk-Source

Kleinsignal-Ersatzschaltbild



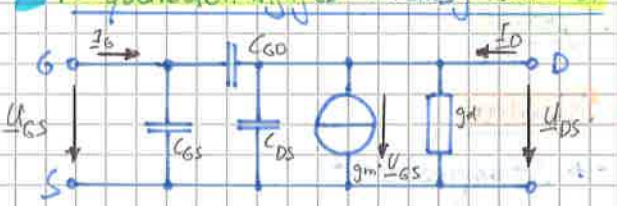
- Gesteuerte Stromquelle
- g_m im Sättigungsgebiet: $g_m = \frac{\partial I_D}{\partial V_{GS}} = \beta \cdot (V_{GS} - V_{TH})$
- $\beta = K_p \cdot W/L$ (W - Weite, L - Length)
- $K_p = C_{ox} \cdot \mu_n \sim 100 \mu A/V^2$ (für n-Kanal Transistor)
- $g_m = \sqrt{2 \cdot \beta \cdot I_D} = \sqrt{2 \cdot K_p \cdot \frac{W}{L} \cdot I_D}$

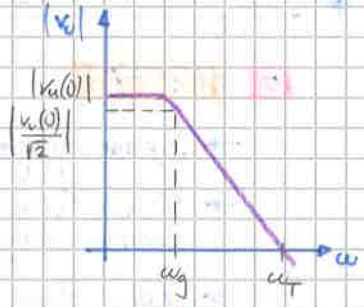
→ mit R_{ds}

- Gesteuerte Stromquelle, R_{ds} parallel I_{SRC}
- R_{DS} in erster Näherung proportional zur Gate-Länge L

$$r_{DS} = \frac{|V_A| + V_{DS}}{I_{D\,real}} \approx \frac{|V_A|}{I_{D\,real}}$$

Frequenzabhängiges Kleinsignalmodell





Steilheit (S oder g_m) $g_m = \left.\frac{dI_d}{dV_{GS}}\right|_{VDSO} = \beta(V_{GS} - V_{th}) = \sqrt{2\beta \cdot I_d}$

Ausgangsleitwert $g_d = \frac{1}{R_{DS}}$

Kapazität zwischen allen Knoten sorgt für Frequenzverhalten

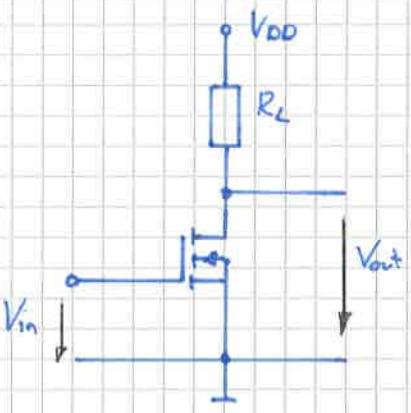
Temperaturabhängigkeit

- V_{th} sinkt ca. $1 - 2mV/K$
- β sinkt mit höherer Temperatur
- FET hat kleinere Temperaturabhängigkeit als Bipolartransistor

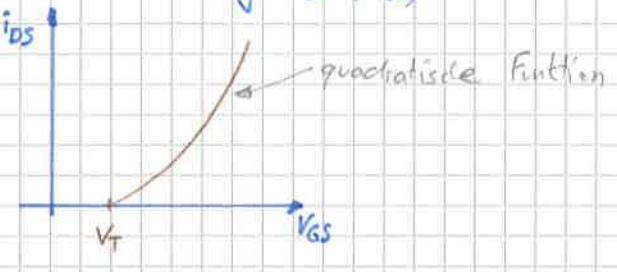
ELO1

FET Schaltungen

Source - Schaltung



- Entspricht Emitterschaltung BJT
- Inverter
- Arbeitspunkteinstellung hochohmiger, da kein Gatestrom (als Emitter)
- nur kleinere Verstärkungen möglich als bei Bipolar-Transistor, da quadratischer Zusammenhang i_D (V_{GS})



Mosfet als elektronischer Schalter

- Einsatzgebiete:
  - Schalter in digitalen Gattern
  - Leistungsschalter
  - Analoger Schalter
- Dimensionierung (sollte niederohmig sein)
  - → grosse Breite
  - → kleine (oft minimale) Länge

max Strom tiefer ?

Schaltungen mit FETs

- Die behandelten Schaltungen mit Bipo... auch mit MOSFETs implementiert werden:
  - → tiefere Verstärkung
  - → V_{GS} variiert stärker als V_{BE}
  - → Maximaler Strom ist tiefer
  - → Maximale Geschwindigkeit ist tiefer

Zusammenfassung

- 3 Typen von Transistoren: Bipolar (BJT)
  Sperrschicht-FET
  MOSFET
- Bipolar: viel grössere Verstärkung als fet (Bedeutung von BJT nimmt trotzdem ab)
- MOSFET: Kein Gatestrom → Ansteuerung leistungslos
  Kein Spannungsabfall bei Schaltern (auch gut für digitale Gatter)
- Meistverbreitet heute: Mosfet

ELO1

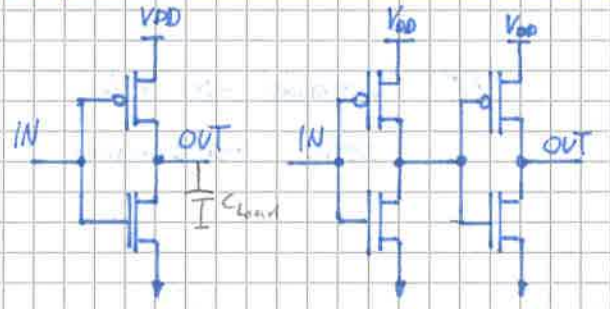
7. Transistoren in Digitaltechnik

→ Emitterstufen-Logik in Bipolar-Technologie
- Eingangsschwelle sehr tief, geringer Störabstand
- Unterschiedliche Schaltzeiten für steigende und fallende Flanke
- Basisstrom ist nötig
- Statischer Strom

Logik-Familien
→ CMOS-4000-Serie für VDD bis 15V
→ Diverse Familien für VDD = 5V
→ Einige Familien für VDD = 3V
→ Wenige Familien für VDD = 1.8V

CMOS Logik
→ Meistverwendete Logik

Implementation CMOS-Inverter, Buffer



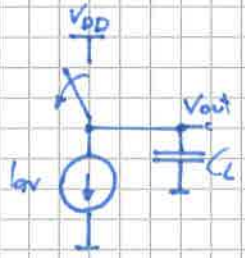
- "State of the art" CMOS-Familien
- Vorteil: kein statischer Strom

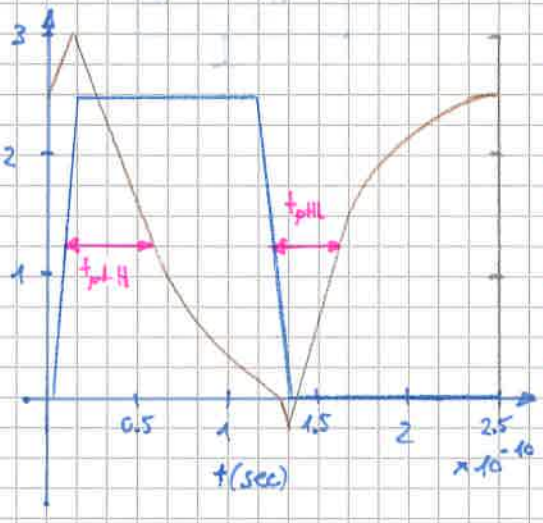
Verzögerungszeit

29.10.14

- CMOS Inverter Propagation Delay Approach 1

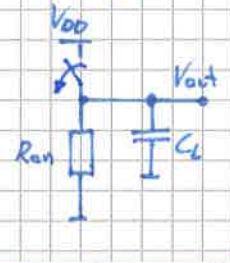
$$t_{PHL} = \frac{C_L \cdot V_{swing}/2}{I_{av}}$$





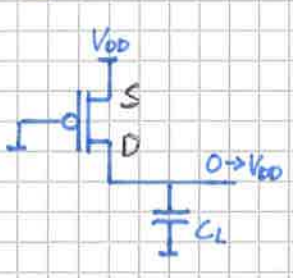
- CMOS Inverter Propagation Delay Approach 2

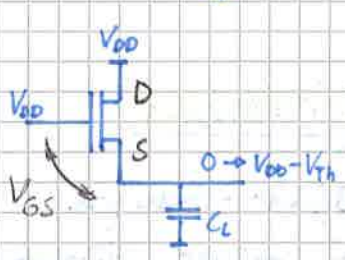
$$t_{pHL} = f \cdot (R_{on} \cdot C_L) = \frac{0.69}{\ln(0.5)} R_{on} \cdot C_L$$



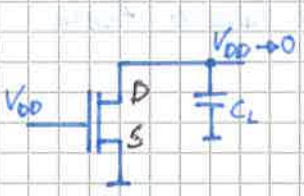
Spannungsabfall um Threshold-Spannung

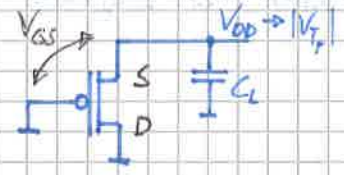
Pull-up





Pull-down





Static Complementary CMOS

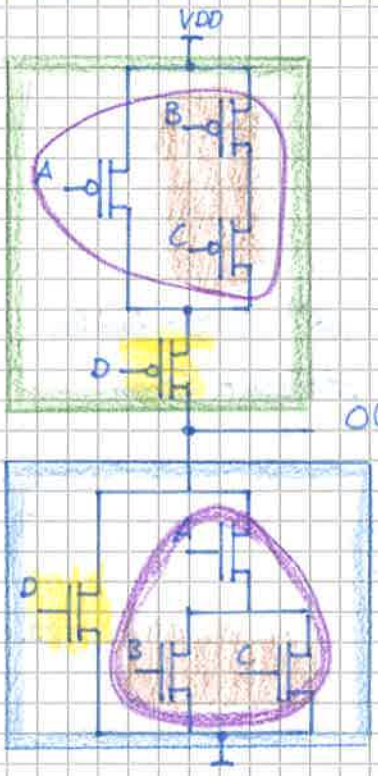
PMOS only

F(In1, In2, ... InN)

NMOS only

PUP and PDN are dual logic networks

Komplexes CMOS Gatter



$$OUT = \overline{D + A \cdot (B + C)}$$

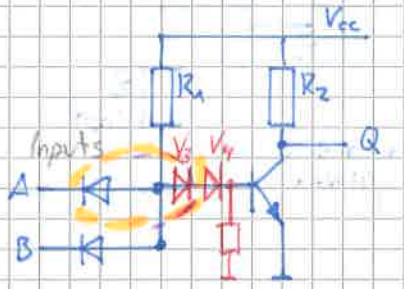
FET parallel → seriel

seriel → parallel

ELO 1

7.4 Andere Logik-Familien

DTL: Dioden-Transistor-Logik



- 2. Stufe mit Emitterstufe
- Nachteil: tiefer Störabstand
  - ↳ Bei V(A) = 0.2V leitet Transistor bereits

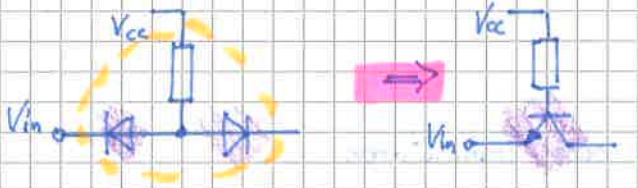
▷ zusätzliche Dioden V_3, V_4 erhöhen Störabstand

- NAND Gatter mit 2 Eingängen A, B

DTL zu TTL (Transistor-Transistor-Logik)

- Transistor bestehend aus 2 Dioden (BE, BC)

→ npn-Transistor statt Dioden



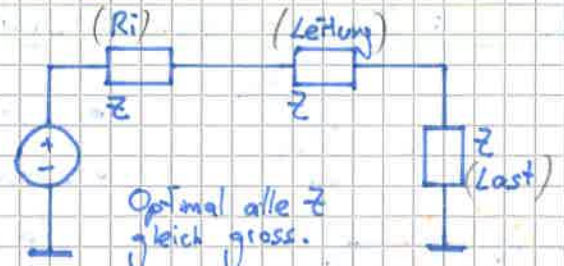
- Neue Pegel: '0'-Pegel < 0.8V ; '1'-Pegel > 2V ; Speisung 5V
- Delay: ~ 10ns

Fazit Logik

- Logik-Gatter sind viel einfacher aufzubauen in CMOS-Technologie
  - → kein statischer Stromverbrauch
  - → Entweder leitender Pfad nach VSS (NMOS) oder VDD (PMOS)
  - → Schaltschwelle bei ca. 50% V_{DD}
  - → Toleranzbereich von 30% bis 70%
- Bipolar-Technologie TTL
  - → Eingangssignal auf Emitter
  - → Transistor in Forward- (Eingang Low) und reverse-Betrieb (H, 1)
  - → Statischer Stromverbrauch
  - → komplexere Schaltungen

Signalübertragung

- Leitungen haben Kapazitäten und Induktivitäten
- LC-Netzwerke
- Fortpflanzungsgeschwindigkeit Signal ~ 10cm/ns - 20cm/ns (Lichtgeschwindigkeit 30cm/ns)
- Leitungen werden zu komplexen Gebilde
- Hochfrequente Signale werden reflektiert
- Leitungstheorie zur Analyse



High Speed Logik

- Logik-Familien, die schnelle Signale übertragen können (Mbit/s - Gbit/s)
  ECL, PECL, LVPECL, CML, HSTL, LVDS (ECL - Emitter Couple Logic)

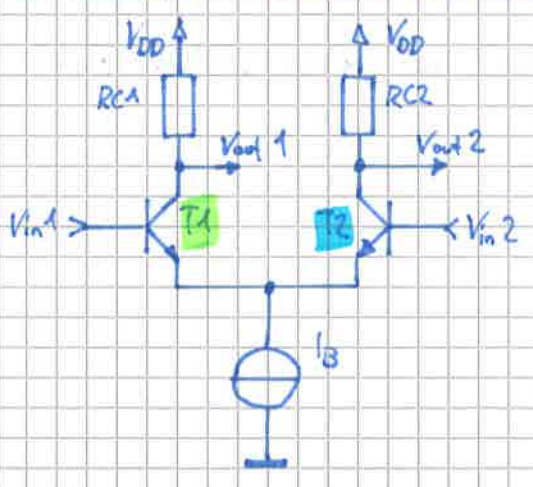
→ Vollständiges Ein- und Ausschalten ist langsam (Ladungsträger müssen zuerst "aufgefüllt" "abgeräumt" werden)
→ Grosser Spannungshub bei CMOS, TTL (grössere Ströme nötig, bei gleicher Kapazität)

- Ansätze:
  - → Kein vollständiges On/Off der Transistoren
  - → Reduzierter Spannungshub
  - → Stromsteuerung: Ströme können schneller geschaltet werden als Spannungen

Differentielle Signalübertragung

- Differentielle Logik erhält Störabstand (keines geht koch, dass andere unter)
- Tiefere Pegelunterschiede möglich
- Reduktion der Reflexion durch Terminierung der Leitung
- niederohmige Leitungen
  → Kapazitäten schneller geladen / 50 Ohm - Leitungen und Abschlüsse

Prinzip Differenz-Stufe resp. - Verstärker

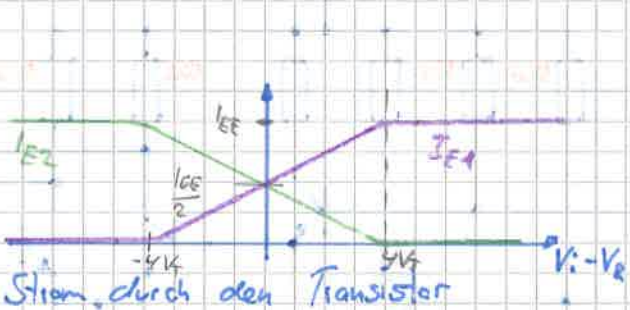


- I_B ist konstant
- Strom der Quelle fliesst
  - durch T1, wenn $V_{in}1 >> V_{in}2$
  - durch T2, wenn $V_{in}1 << V_{in}2$
  - Aufgeteilt wenn Spannungsunterschied < 200mV
  - Für $V_{in}1 = V_{in}2$
    - ↳ $I_B/2$ fliesst durch T1
      $I_B/2$ fliesst durch T2

E/O 1

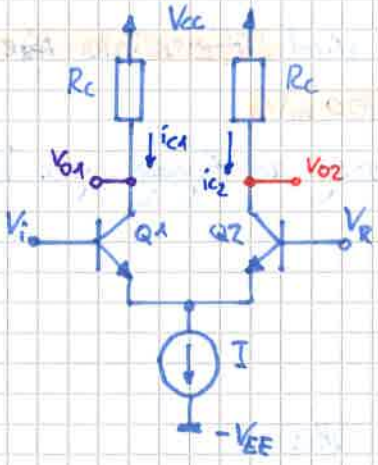
High Speed Logik (Fortsetzung)

Differenzstufe Übergangsbereich

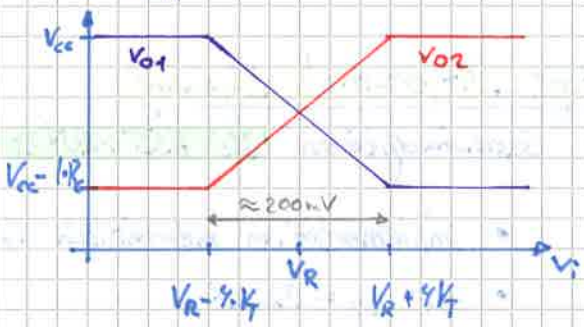


- $I_C \sim$ R ~
- bei $V_{BE} = 4{,}0 \cdot m \cdot V_T$ fließt 99% vom Strom durch den Transistor

Funktionsweise ECL Inverter / Buffer



- Eingangssignal wird mit fixer Referenzspannung V_R verglichen
- Spg. unterschied der Ausgänge
  - $V_{diff} < I \cdot R_C < 1V$



ECL, PECL, LVPECL

- **ECL** 100K-Serie schneller als 10K
  - → 0.75ns Delay
  - → $V_{EE} = -4.5V$
  - → 40mW Power pro Gatter
- **PECL** → Positive Speisung 5V
  - → gleiche Gatter
- **LVPECL** → Low Voltage positive ECL: 3.3V

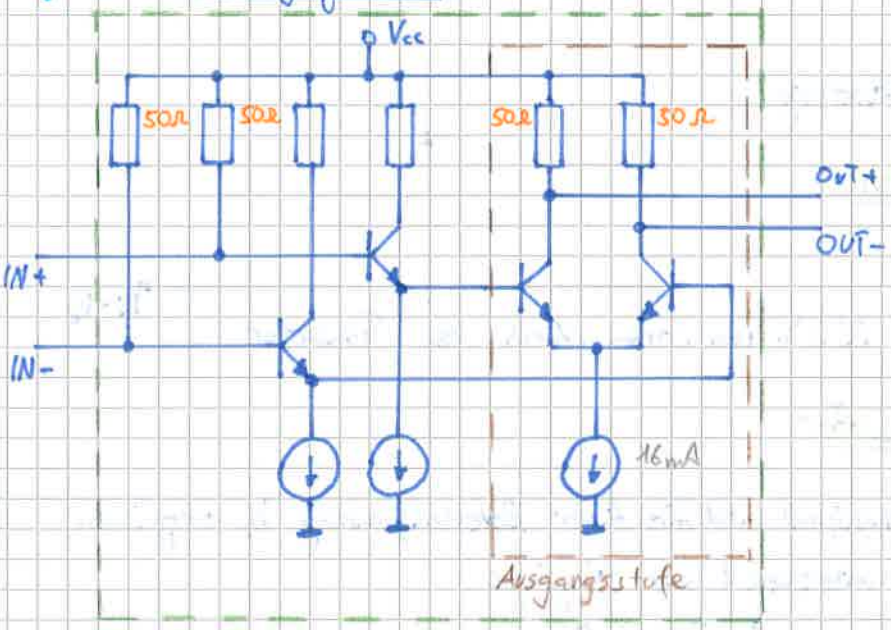
ECL und CML (Current mode logic)

- **ELC:** Emitter Ausgang
  - Single ended Input
- **CML:** Ausgang direkt vom Diff-Amp
  - Differential Input und Differential Output

CML wird oft für High Speed Digital Datenübertragungen verwendet

- Verwendet Kabel mit 50 Ohm Impedanz
- Leitungstheorie zur Reduktion der Reflexionen (50Ohm Ausgang-, Leitung-, Eingangsimpedanz)

CML Ausgangsstufe



- Ausgangsspg. ohne Last
  → Vcc
  → Vcc - 800mV
- Differentiell
  → +/- 800 mV

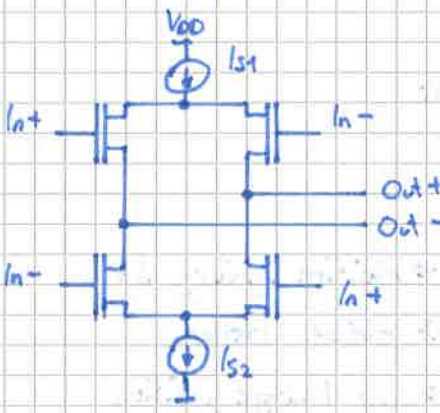
! wegen Reflexionsdämpfung sollte der Ausgang mit 50 Ohm abgeschlossen werden

↳ Damit wird Differentialer Pegel +/- 400 mV

- Terminierung am Eingang gegen Vcc

LVDS - Low Voltage Differential Signaling

→ weit verbreitet für Geschwindigkeiten bis 655 Mbit/s



- Implementation mehrheitlich in CMOS
- $I_{S1} = I_{S2} = 3.5\,mA$
- differentiell mit 100Ω abschliessen (Bedingung)

Zusammenfassung High Speed Digital

- Standard CMOS-Logik ist nicht geeignet für High Speed
- Differentielle Logik
  → kleinere Pegelunterschiede
  → konstanter I_{DD}-Strom
- Leitungstheorie: kontrollierte Impedanz nötig
- CML für Datenraten bis 12 GBps
  → Reichweite 1m
  ↳ Reichweite > 1m → Optische Datenübertragung

Eb 1

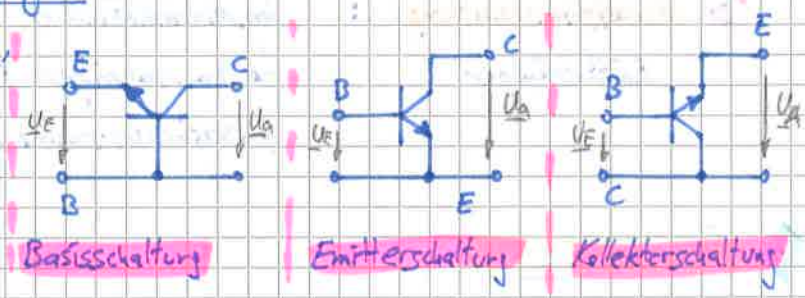
Kapitel 8 - Transistor - Verstärker

Analyse und Dimensionierung Transistorschaltungen

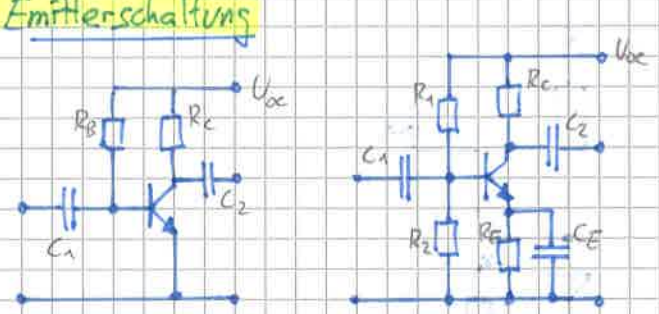
- Arbeitspunkt Kollektor bestimmen resp. wählen
- Kleinsignalparameter bestimmen
  - Aus Ableitung am Arbeitspunkt oder Formeln
- Verstärkungen berechnen mit Kleinsignalparametern
- Einkoppeln Signal (oft mit Kondensator)
- Aussteuerungsbereich prüfen (innerhalb Arbeitsbereich)
- Ev. Signalverzerrung wegen Nichtlinearität
- Simulator zur Unterstützung verwenden

Transistorverstärker - Grundschaltungen

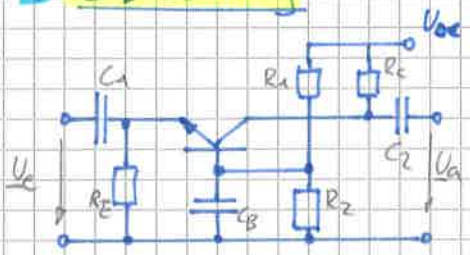
- Bezeichnung nach dem Anschluss, der sowohl bei Ein- wie bei Ausgang Referenzpotential ist.



Emitterschaltung



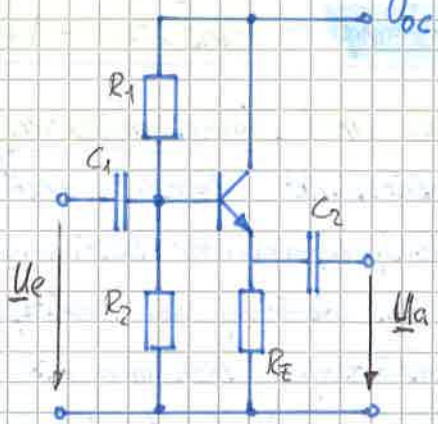
Basisschaltung



- Basis ist Bezugspotential für Ein- und Ausgang
  → Eingang V_{EB} ; → Ausgang V_{CB}
- Qualitative Analyse:
  → Spg. am Emitter wird ~ konstant gehalten
  → Ausgangsstrom $I_C \approx$ Eingangsstrom I_E
  → Impedanzwandler
  → Wird benutzt zur Vergrösserung von Ausgangswiderständen in Kaskoden → siehe Stromspiegel

Kollektorschaltung (Emitterfolger)

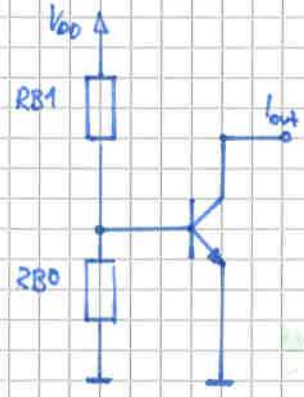
- Emitter ist der Ausgang der Schaltung
- ohne C1, C2: $U_A \sim = U_e - U_{BE0}$
- ▷ Emitterspannung folgt Basis
- hoher Eingangswiderstand
  tiefer Ausgangswiderstand
- Einsatzgebiete: Impedanzwandler
  Potentialverschiebung



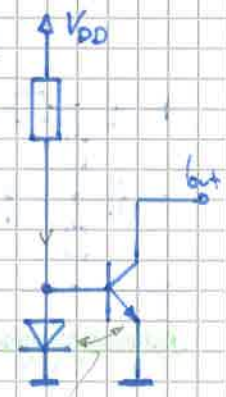
Zusammenfassung: Grundschaltungen

- ▷ Emitterschaltung : Transistor als Verstärker (invertierend)
- ▷ Basisschaltung : Transistor als Impedanzwandler
  ↳ niederohmiger Eingang, hochohmiger Ausgang
  Verwendung v.a. in Kaskade
- ▷ Kollektorschaltung (Emitterfolger) : Impedanzwandler
  ↳ hochohmiger Eingang, niederohmiger Ausgang
  Potentialverschiebung

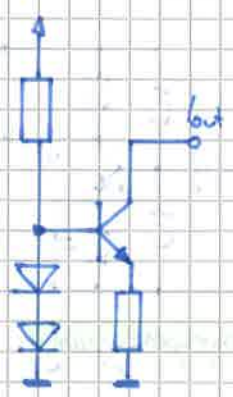
Stromquellen



V_{BE} von Bauteil-Variation $R_{B0,1}$ abhängig

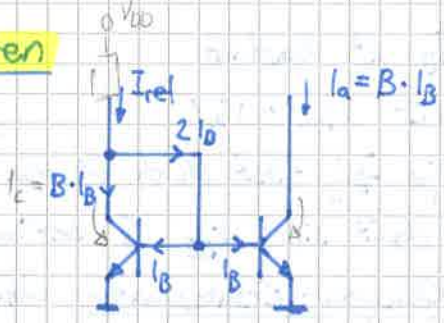


Dioden ähnlich Strom gesteuert



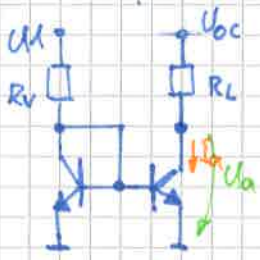
Grundschaltungen mit mehreren Transistoren

Stromspiegel

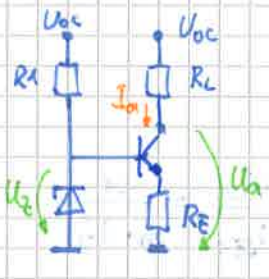


$I_a \approx I_{ref}$ da $B \gg 1$ und $I_B \ll I_{ref}$

Stromquellen



- Strom: $\frac{V1 - V_{BEO}}{R_V}$



- Strom: $\frac{V_Z - V_{BEO}}{R_E}$
- Unabhängig von Speisung U_{DC}

Spannungsabhängigkeit von Stromquellen / -Spiegel

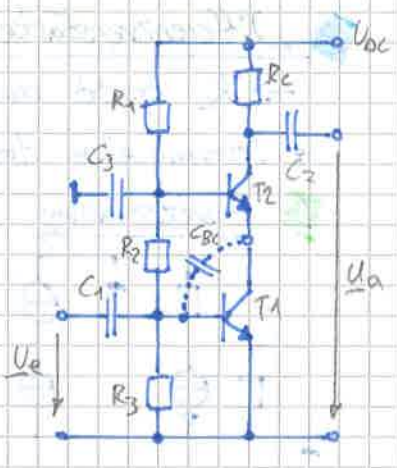
→ Early-Spannung (modelliert mit R_{CE}) macht Fehler

→ Kollektor-Spg. sollte identisch sein für gleiche Ströme
(dann bleibt der Strom konstant, da man auf einem festen Punkt der Kennlinie ist)

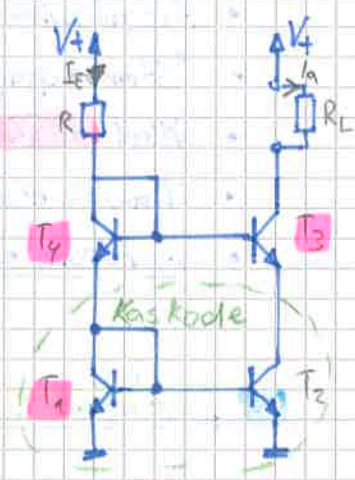
→ Kaskode kann V_{CE} stabilisieren

Kaskode

- Kombination aus zwei Verstärkerstufen
  ↳ T1 Emitter-, T2 Basisschaltung
- Kollektor-Spg. T1 wird von T2 ~ konstant gehalten
- Verminderte Stromabhängigkeit $I_c(V_a)$
- Weitere Vorteile:
  → Kapazität C_{BC} wirkt "nur einfach"
  → Reduktion "Miller-Effekt"

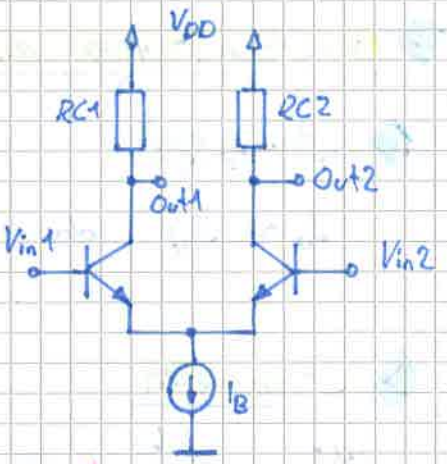


Stromspiegel mit Kaskode



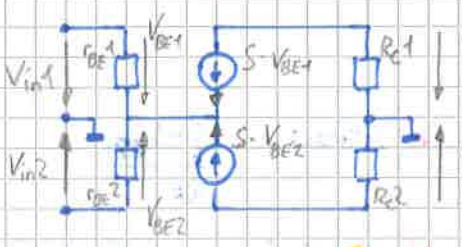
- **T1**: Als Diode geschaltet
  Bestimmt V_{BE2}, damit I_c von T2, T3
- **T4**: Als Diode geschaltet
  Bestimmt V_{BE3}, Arbeitspunkt
- **T3**: in Basisschaltung: tiefer Eingangswiderstand
  → Spg. am Kollektor von T2 ändert kaum
  → kaum Stromänderung wegen r_{CE} von T2

Differenzverstärker – Die Eingangsstufe von Operationsverstärkern



- I_B ist konstant
- Für $V_{in2} = V_{in1}$
  → je $I_B/2$ fliesst durch T1 resp. T2
  → damit sind r_{BE}, S bestimmt ($g_m = S$)

Kleinsignal-Ersatzschaltung ohne r_{CE}



- Steilheit T1: $S_{T1} = \frac{dI_{C1}}{dV_{BE1}} = \frac{I_{C1}}{n \cdot V_T}$

$$V_{BE} = \frac{\Delta V_{in}}{2}$$

$$V_{out} = \frac{\Delta V_{in}}{2} \cdot S_{T1} \cdot R_{C1} - \left(-\frac{\Delta V_{in}}{2}\right) \cdot S_{T2} \cdot R_{C2}$$

- Für $R_{C1} = R_{C2}$

$$A_{diff} = \frac{dV_{out}}{dV_{in}} = 2 \cdot g_{m\,diff} \cdot R_C = \frac{I_{C1}}{n \cdot V_T} \cdot R_C$$

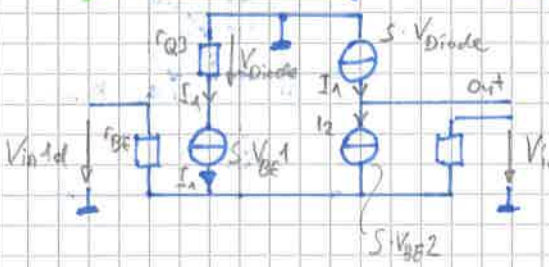
- $V_{DD} = 5V$; $AP = V_{DD}/2$ → $A_{diff,5V} \approx 75$

Differenzverstärker mit Stromspiegel-Last

→ R_C ersetzt durch Stromspiegel

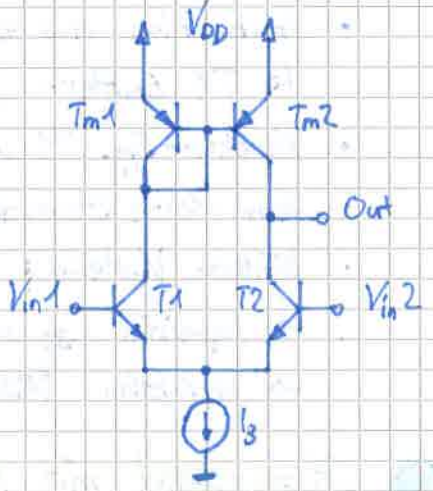
- Stromquellen treiben am Ausgang

Ersatzschaltung (ohne r_{CE})



$$I_{out} = g_m \cdot (V_{in1} - V_{in2})$$

$$A_{diff} >> 100$$



- Ausgangswiderstand sehr hoch $r_a = r_{CE1} \parallel r_{CE2}$
- "Stromausgang"
- Wird OTA genannt (operational transconductance amplifier)
- Transkonduktanz g_m → Steilheit der Einzeltransistoren (Vergrösserung A → Darlington)
- Arbeitsbereich: Mindestspg. Common Mode → ca. 1V ($\approx 0.2V_{npn}$) ($\approx 0.2V_{pnp}$)
  Maximale Spg. Common Mode → etwas unter V_{DD} ($V_{DD} - 0.2V_{npn}$) ($V_{DD} - 0.2V_{pnp}$)

Darlington-Schaltung

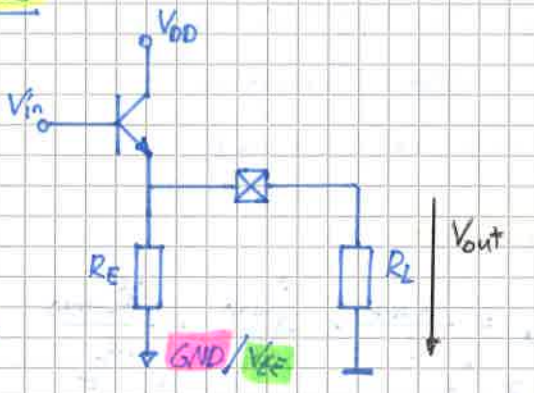
→ Stromverstärkungen multiplizieren sich → $B' = B_1 \cdot B_2$

Elo 1

8 Transistor-Verstärker (Fortsetzung)

o Ausgangsstufen

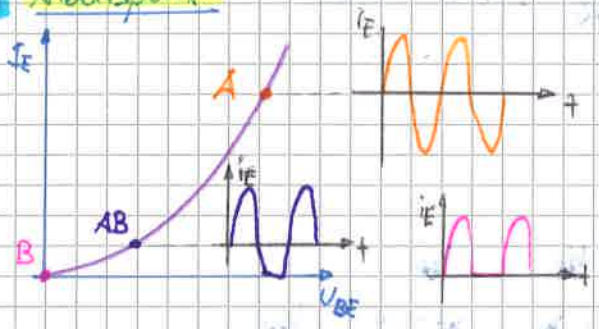
Emitterfolger, Class A Verstärker



(1)
- $V_{out} = V_{in} - V_{BE}$
- Nur positive Spannungen
- $R_E \gg R_L$

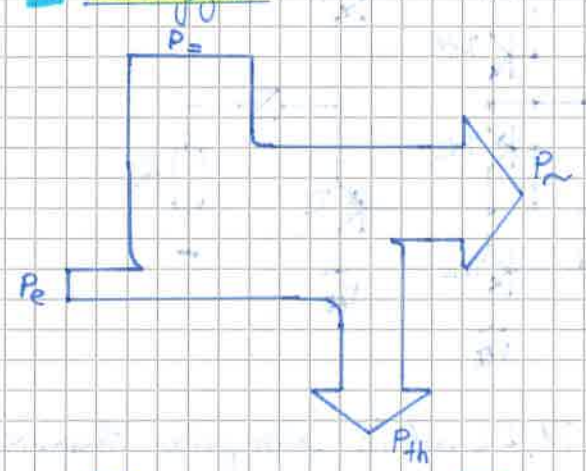
(2)
- Mit negativer Versorgung V_{EE}
- Vout kann positiv und negativ werden

Arbeitspunkt



- Verschiedene Arbeitspunkte npn-Transistoren für A, AB und B-Betrieb

Wirkungsgrad



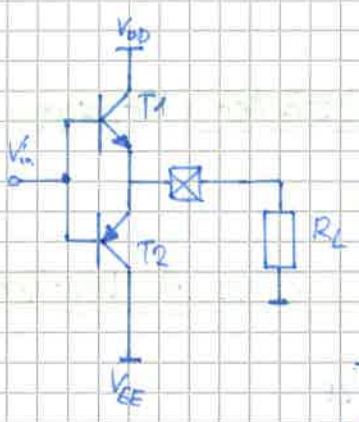
- Wirkungsgrad $\eta = \frac{P_\sim}{P_e + P_=} \approx \frac{P_\sim}{P_=}$
- Für AP bei $U_{CE} = \frac{U_{oc}}{2}$

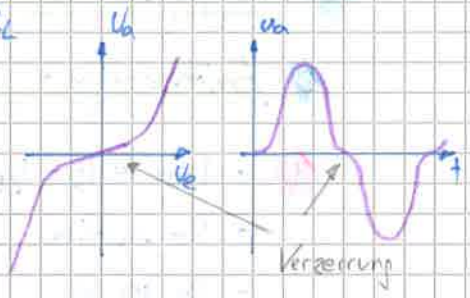
$$P_{\sim max} = \frac{\hat{u}_{a\,max}}{\sqrt{2}} \cdot \frac{\hat{i}_{a\,max}}{\sqrt{2}} = \frac{\hat{u}^2_{a\,max}}{2R_L} = \frac{U_{oc}^2}{8R_L}$$

- $P_= = U_{oc} \cdot I_{oc} = \frac{U_{oc}^2}{2R_L}$

- $\eta_{max} = \frac{P_{\sim max}}{P_=} = 25\%$

Class B-Verstärker





- ganzer Strom fliesst durch Last
- T1 leitet für pos. Spg.
- T2 leitet für neg. Spg.
- Nachteil: Für $V_{in} \sim 0V$ sperren beide Transistoren
- Verzerrung um $V_{in} \sim 0V$

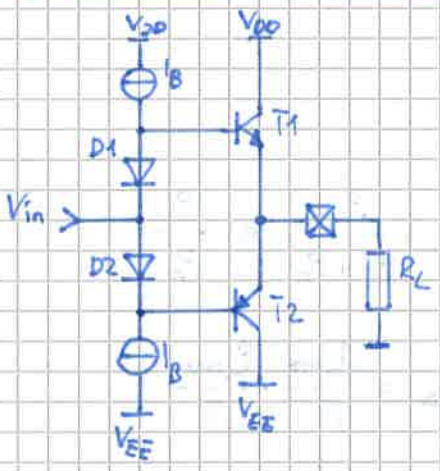
Wirkungsgrad

$$P_{\sim max} = \frac{\hat{i}_{a\,max}}{\sqrt{2}} \cdot \frac{\hat{u}_{a\,max}}{\sqrt{2}} = \frac{\hat{u}_{a\,max}^2}{2R_L} = \frac{U_{oc}^2}{2R_L}$$

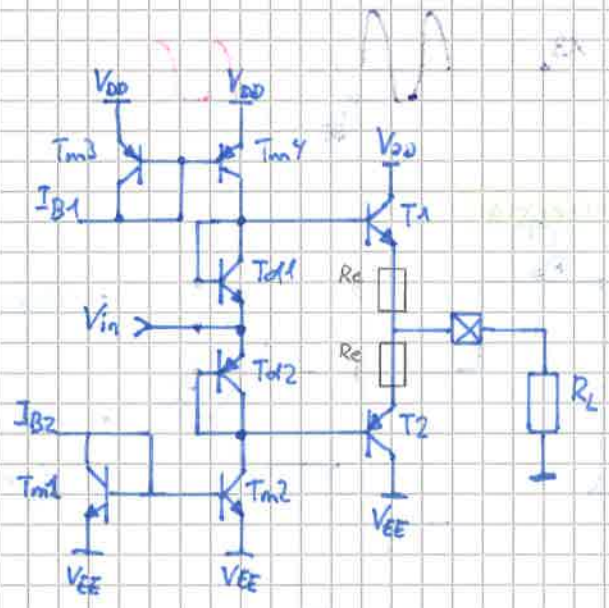
$$P_{=} = \frac{2}{T}\int_0^{T/2} U_{oc}\, i_a(t)\, dt = \frac{2}{2\pi}\int_0^{\pi} U_{oc} \cdot \frac{U_{oc}}{R_L} \cdot \sin(\omega t)\, d(\omega t)$$

$$\eta_{max} = \frac{P_{\sim max}}{P_{=}} = 78.5\%$$

Class AB-Verstärker



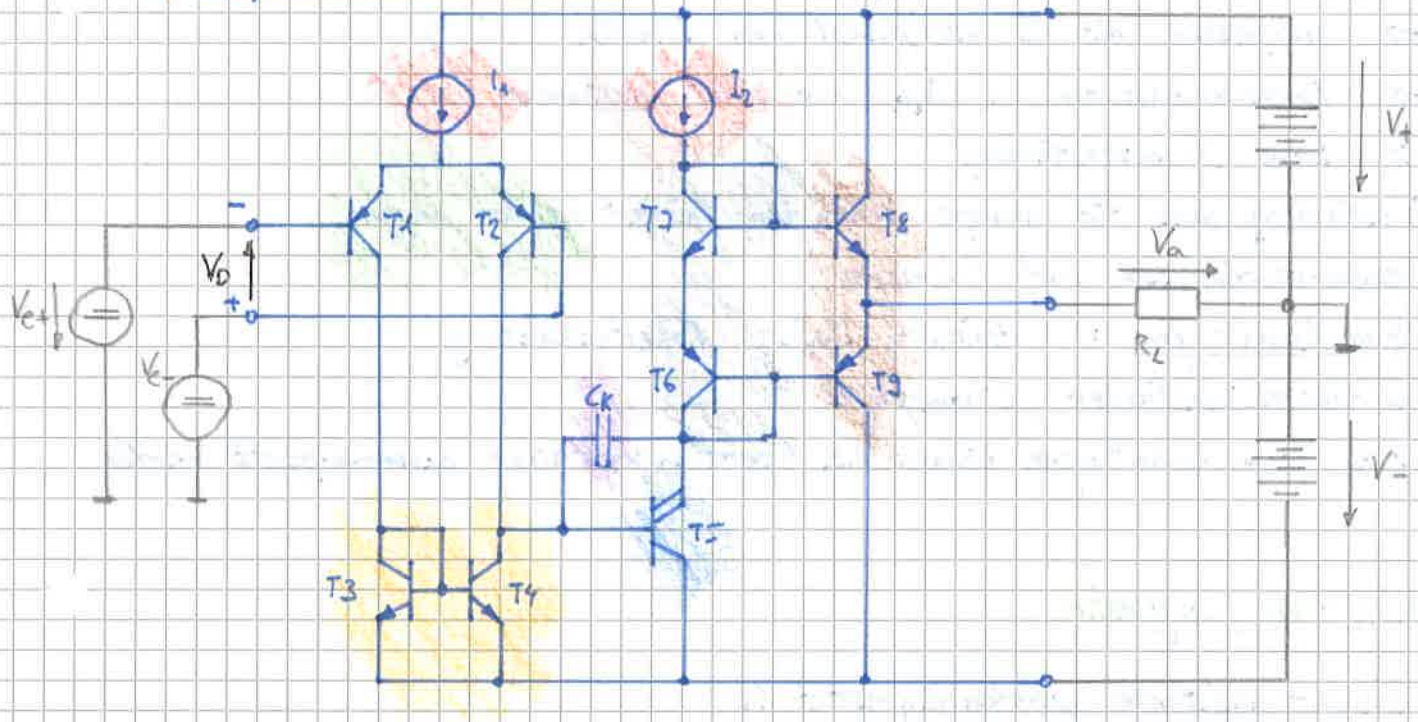
- D1 hebt Basisspg von T1
  - um $V_{D1} \sim V_{BE1}$
  - T1 leitet für $V_{in} > 0V$
- D2 senkt Basisspg. von T2
  - um $V_{D2} \sim V_{BE2}$
  - T2 leitet für $V_{in} < 0V$



- D1 und T1, D2 und T2 sollen gleiche Parameter haben, um Querströme durch T1, T2 zu minimieren
- Transistoren als Dioden beschalten Td1, Td2
- Stromquellen mit Stromspiegel generieren
- Temperaturstabilisierung durch Stromgegenkopplung über Emitterwiderstände Re

ELO 1

Operationsverstärker



- T1, T2 → Differenzverstärker
- T3, T4 → Stromspiegellast
- T5 → Darlingtontransistor
- T6, T7 → Dioden als Levelshifter
- T8, T9 → Ausgangsstufe, Klasse AB (wegen T6, T7)
- Stromquellen I_1, I_2 gebaut mit Stromspiegeln
- C_K → Kompensation, verhindert Oszillation bei Rückkopplung

Current Feedback Opamp

- spezielle Opamp mit einem hochohmigen und einem niederohmigen Eingang
- Speziell geeignet für hohe Frequenzen

Zusammenfassung Bipolartransistoren

- Bipolartransistoren sind stromgesteuerte Stromquellen
  - → aufgebaut mit 2 unterschiedlichen Dioden
  - → Exponentialkurve $I_C(V_{BE})$ → höchst nichtlinear (deshalb Gross- und Klein-Signal Ersatzschaltung)
  - → Hohe Stromverstärkung
- Verstärkung muss für analoge Verstärker limitiert werden, wegen Temperatureinflüssen und Toleranzen
- Grundschaltungen: Emitter-, Basis-, Kollektorschaltung
- Differenzverstärker, Stromspiegel
- Aus Grundschaltungen können z.B. Operationsverstärker zusammengesetzt werden

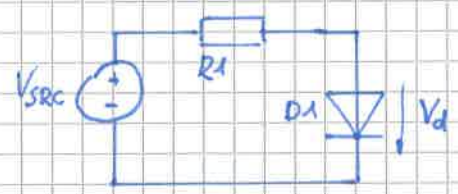
Transistoren allgemein

- Bipolartransistoren werden eingesetzt in
  - → hochfrequenten Anwendungen
  - → sehr schnellen Schaltungen analog und digital (74-Familie [überholt], TTL [Schaltpegel 0.8V, 2V @ 5V V_{DD}])
- Moderne, sehr schnelle Logik
  - → ECL: Emitter-Coupled-Logic, PECL = ECL mit pos. Spg.
  - → aufgebaut mit Bipolartransistoren, da schneller, Stromsteuerung
- Wenn nicht höchste Anforderungen → Feldeffekt-Transistoren
  - → Spannungsgesteuert, kein Stromverbrauch

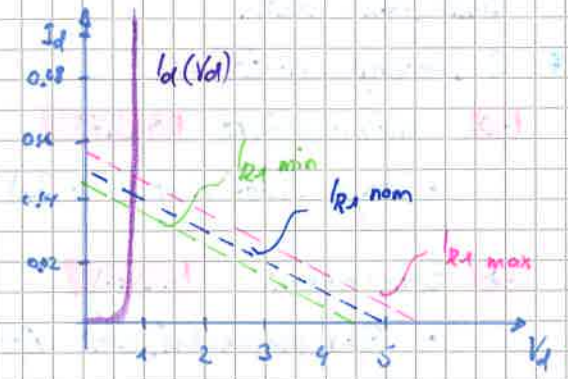
Eb 1

Dioden (Fortsetzung)

Diodenschaltungen



- R = 100Ω
- Widerstand gemäss
  50mA @ 0V bis
  0mA @ 5V



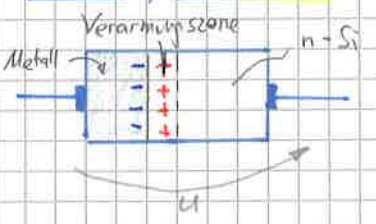
- Spg ± 10 % →
- Kleinsignal-Modell mit $r_D \sim 1\,\Omega$

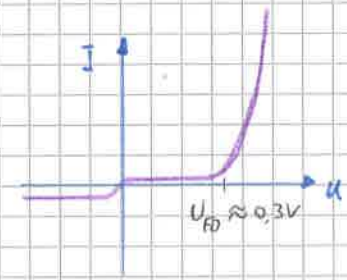
Spezielle Dioden

Germanium

- kleinere Schwellspg gegenüber Siliziumdioden 0.1 ... 0.4 V (Si-Dioden 0.6 ... 0.8 V)
- kleinere maximal zulässige Sperrschichttemperatur 75°C, dadurch kleineren Maximalstrom
- keine grosse Bedeutung in der Praxis

Schottky-Dioden



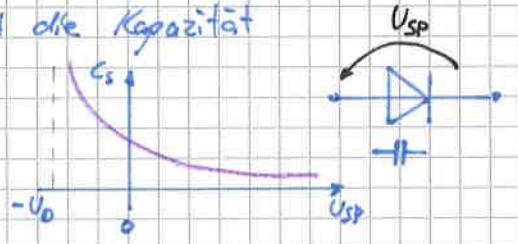


- Anode aus Metall (anstatt p-dotiertem Halbleiter)
- Flussspannung $V_{FD} \sim 0.3\,V$

Sperrschicht-Kapazität

- Breite der Raumladungszone wird verändert mit Sperrspg.
- Breite der Raumladungszone verändert die Kapazität

$$C_S = C_{S0}\left(1 + \frac{U_{SP}}{U_D}\right)^{-q} \quad (q \text{ um } 0{,}5)$$

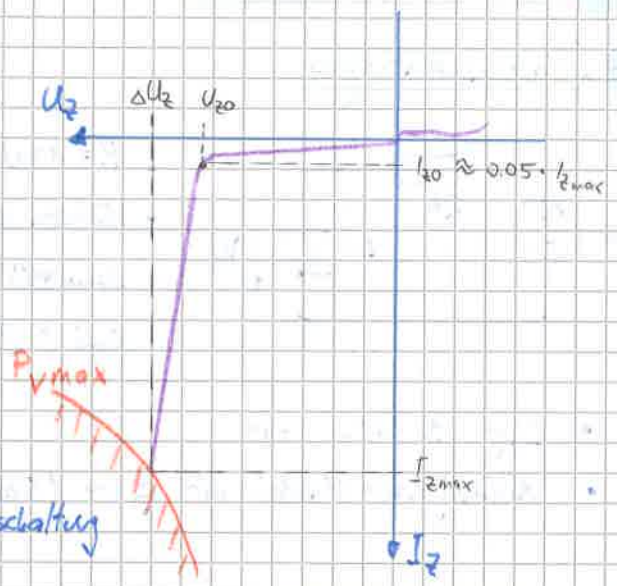


Kapazitäts-Dioden (Varicap)

- speziell grosse Kapazität
- über Sperrspg. kann die Kapazität der Diode eingestellt werden (einstellen der Schwingfrequenz in Oszillatoren)

Zener-Diode Z-Diode

- Bei hoher Sperrspg. werden Ladungsträger stark beschleunigt passieren RLZ.
- 2 Durchbruch-Effekte
  - -> Lawineneffekt (> 5.7V)
    - Temp. Koeffizient: + 2mV/K
  - -> Zenereffekt (< 5.7V)
    - Quantenmechanischer Effekt
    - Temp Koeffizient: -0.5mV/K
- Einsatzgebiete: - Spannungsbegrenzer
  - Spannungsstabilisierungsschaltung



Schaltdioden

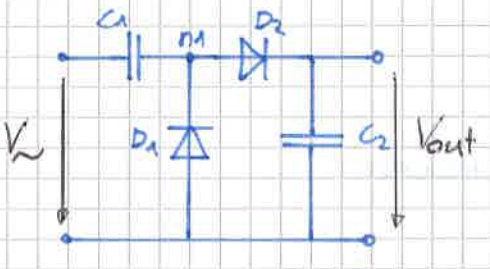
- für hochfrequente Spannungen und Ströme
- ..schnelles Umschalten von Durchlass- in Sperrrichtung
- pn-Dioden mit besonders kleinen Kapazitäten (C_S, C_D)

Elo 1

1 Dioden

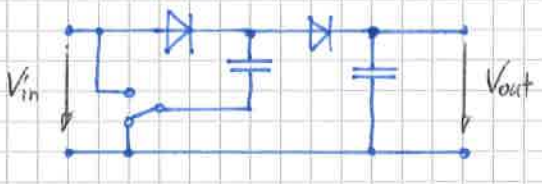
Spannungsvervielfacher

Spannungsverdoppler (Villard-Schaltung)



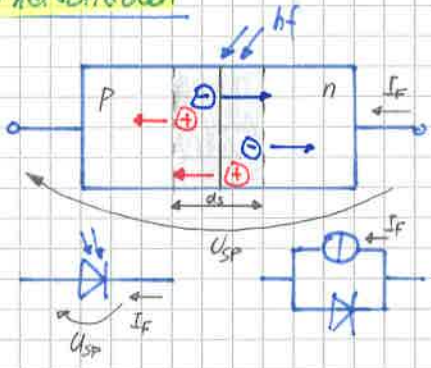
- Bei neg. Eingangsspg. fliesst Strom über D1
  ↳ n1 wird angehoben
- Bei pos. Eingangsspg. fliesst Strom über D2 zur Last

Dickson Charge pump



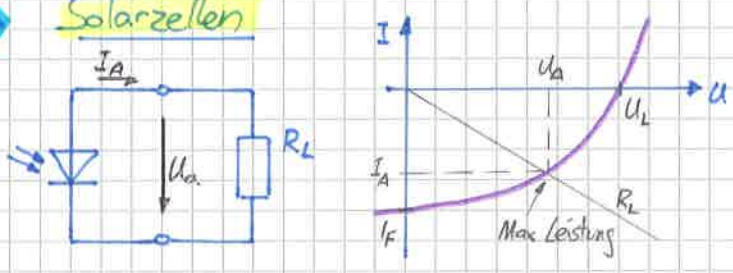
- Aus DC-Spg eine höhere Spannung erzeugen
- $U_a = 2 \cdot U_{in} - 2 \cdot U_{Diode}$
- Anwendungen: Flash Speicher
  Pegelwandler

Photodioden



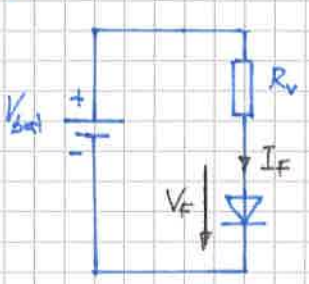
- Betrieb in Sperr-Richtung
- Sperrstrom erhöht sich bei Lichteinfall

Solarzellen



- Diodenkennlinie zu neg. Strom verschoben → 4. Quadrant → gibt Leistung $U_A \cdot I_A$ ab
- 80% der Leerlaufspg = MPP ⇒ ergibt die grösste Leistung

Leuchtdioden



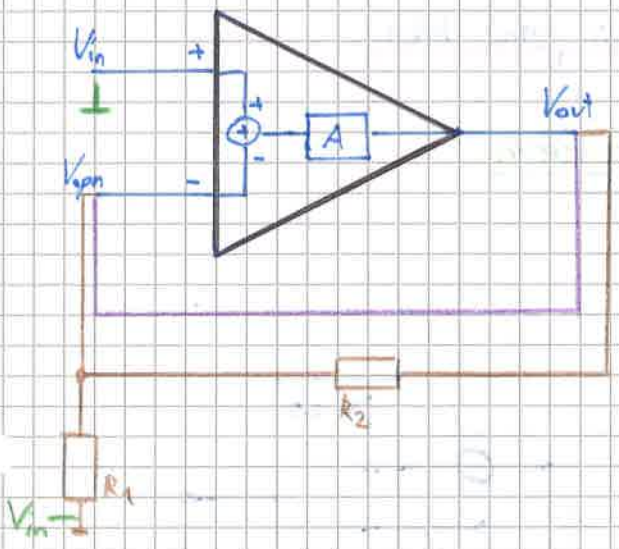
Zusammenfassung

- Dioden sind n- und p-dotierte Halbleiter-Bauelemente
- Zunahme der Bedeutung in der Optoelektronik
  - → LEDs (für Beleuchtung)
  - → Photodioden
  - → Solarzellen

Etc 1

Kapitel 9 Operationsverstärker

Einführung



- $V_{out} = \frac{A}{1+A} \cdot V_{in}$ Spannungsfolger
- $\frac{V_{out}}{V_{in}} = \frac{R_1+R_2}{R_1} = 1 + \frac{R_2}{R_1}$ nichtinvertierender Verstärker
- $\frac{V_{out}}{V_{in}} = -\frac{R_2}{R_1}$ invertierender Verstärker

Weshalb werden oft Opamps eingesetzt?

- Vorteile:
  - Vereinfachen Verstärker- und Filterschaltungen
    - Verstärkung wird einfach eingestellt mit Widerstandsverhältnissen
  - Schaltungen werden linear
  - Keine Separierung Gross- und Kleinsignal nötig
- Nachteile
  - Opamps sind Feedback-Systeme
  - Feedback-Systeme müssen intern schneller sein als extern
  - Feedback-Systeme können schwingen

⇒ Opamps dominieren die Analogtechnik

Opamps als Buffer

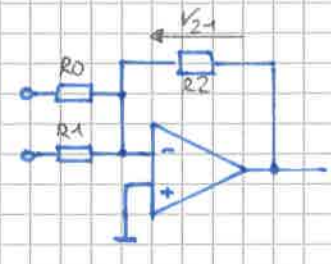
- Keine Belastung an V_{in}
- Tiefer Ausgangswiderstand
- keine Rückwirkung auf Eingang

Summierender Verstärker

- Eingangsströme:

$I_0 = -\frac{V_{in0}}{R0}$

$I_1 = -\frac{V_{in1}}{R1}$



$I_2 = I_1 + I_0$

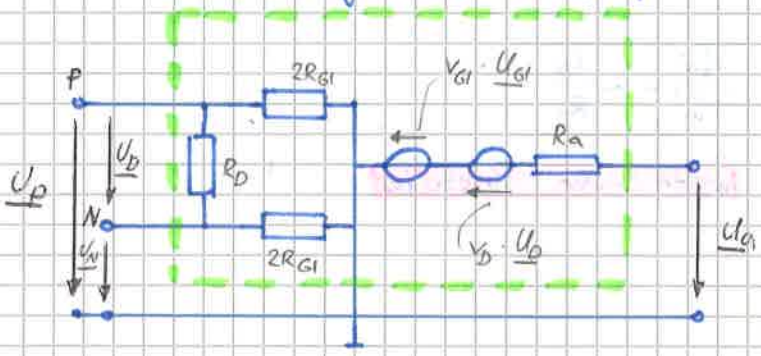
$V_{out} = V_{21} = R_2 \cdot (I_1 + I_0) = -R_2 \cdot \left(\frac{V_{in1}}{R_1} + \frac{V_{in0}}{R_0}\right)$

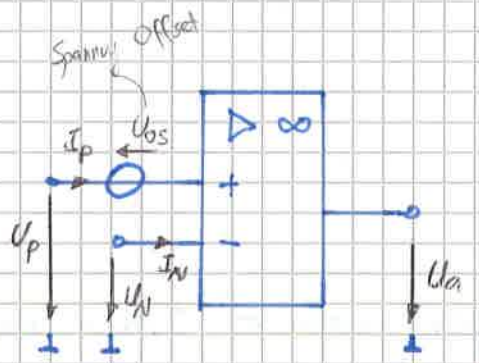
« Zwischenbilanz » Opamp

- Opamps stellen die Ausgangsspg so ein, dass beide Eingänge die gleiche Spannung haben
- Einfache Schaltungsanalyse
- Lineare Schaltungen (bis ± Speisung), Superposition bei mehreren Eingangs-Spg.
- Opamps sind die "Arbeitstiere" der Analogtechnik.
- → Opamps sind in der Realität nicht ganz ideal

Nichtidealitäten von Operationsverstärkern

- statische Kenngrössen von Opamps





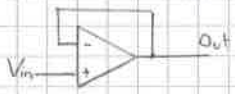
- Statische Kenngrössen:
  - Versorgungsspg. bereich
  - Eingangsspg.-bereich
  - Ausgangsspg.-bereich
  - Offsetspg.
  - Eingangsströme (Bipolar)
  - Eingangswiderstände
- Dynamische Kenngrössen
  - Bandbreite
  - Slew rate (Anstiegszeit)

Kenngrösse	typische Werte	ideal
Differenzverstärkung V_D	$10^4 \ldots 10^6$	∞
Gleichtaktunterdrückung G	$10^3 \ldots 10^6$	∞
Differenzeingangswiderstand R_D	$10^5 \ldots 10^7\ \Omega$	∞
Gleichtakteingangswid. R_{GI}	$> 100 \cdot R_D$	∞
Ausgangswiderstand R_a	20Ω ... 1kΩ	0
Offsetspg. U_{os}	0.5 ... 5mV	0
Offsetstrom I_{OS}	$< I_E$	0
Eingangsruhestrom $I_E = 0.5(I_P + I_N)$	20 ... 200nA	0
Gleichtaktaussteuerungsbereich $U_{GI\,max}$	$> 0.8\ U_B$	U_B
Ausgangsaussteuerungsbereich $U_{a\,max}$	$> 0.8\ U_B$	U_B
Slew rate S_R	0.5 ... 50V/µs	∞
Transitfrequenz f_T	1 ... 10MHz	∞

E61

Verstärkerschaltungen mit Nichtidealität

Buffer mit Offset

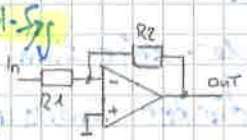


→ $V_{out} \approx V_{in} + V_{os}$

Verstärker mit Offset-Spg

→ $V_{out} \approx \frac{R1+R2}{R1} (V_{in} + V_{os})$

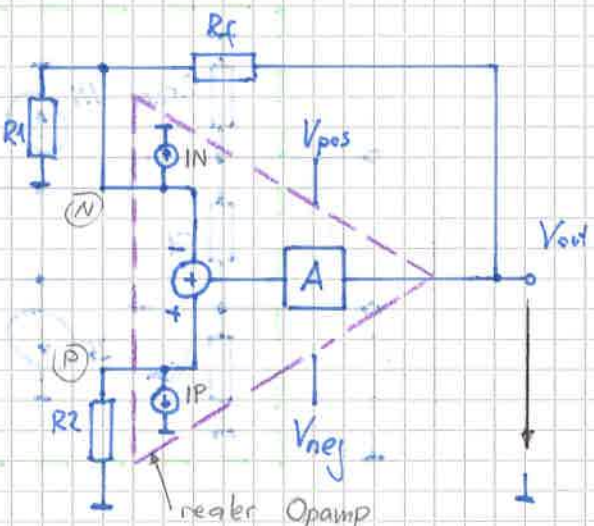
Invertierender Verstärker mit Offset-Spg



→ $V_{out} = \frac{R1+R2}{R1} \cdot (V_{NCHD} + V_{os}) - \frac{R2}{R1} V_{in}$

→ Offset-Spg verhält sich gleich wie ein Signal am positiven Eingang

Eingangsstromfehler (Bias-Strom)



- Rechnung mit Superposition:

$V_{out\,E(P)} = -R_2 \cdot I_p \left(\frac{R_f}{R_1} + 1\right)$

$V_{out\,E(N)} = I_N \cdot R_F$

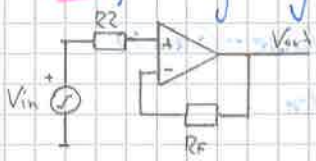
$V_{out\,E} = V_{out\,E(N)} + V_{out\,E(P)} = I_N \cdot R_F - R_2 I_p \left(\frac{R_F}{R_1} + 1\right)$

- Kompensation Bias-Strom $= (I_p + I_n)/2$

$R_F = R_2 \left(\frac{R_F}{R_1} + 1\right)$ oder $R_2 = \frac{R_F \cdot R_1}{R_F + R_1} = R_F \parallel R_1$

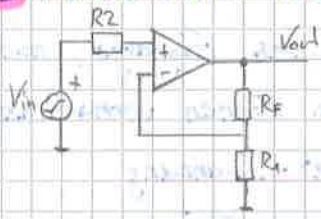
Kompensation Bias-Strom

Spannungsfolger



$R_F = R_2$

nichtinvertierender Verstärker



$R_2 = R_F \parallel R_1$

Invertierender Verstärker

$R_2 = R_F \parallel R_1$

→ Bias-Strom kann kompensiert werden (wenn nur DC-Pfade, keine Pfade mit C)

→ Offsetstrom muss individuell kompensiert werden

3.12.14

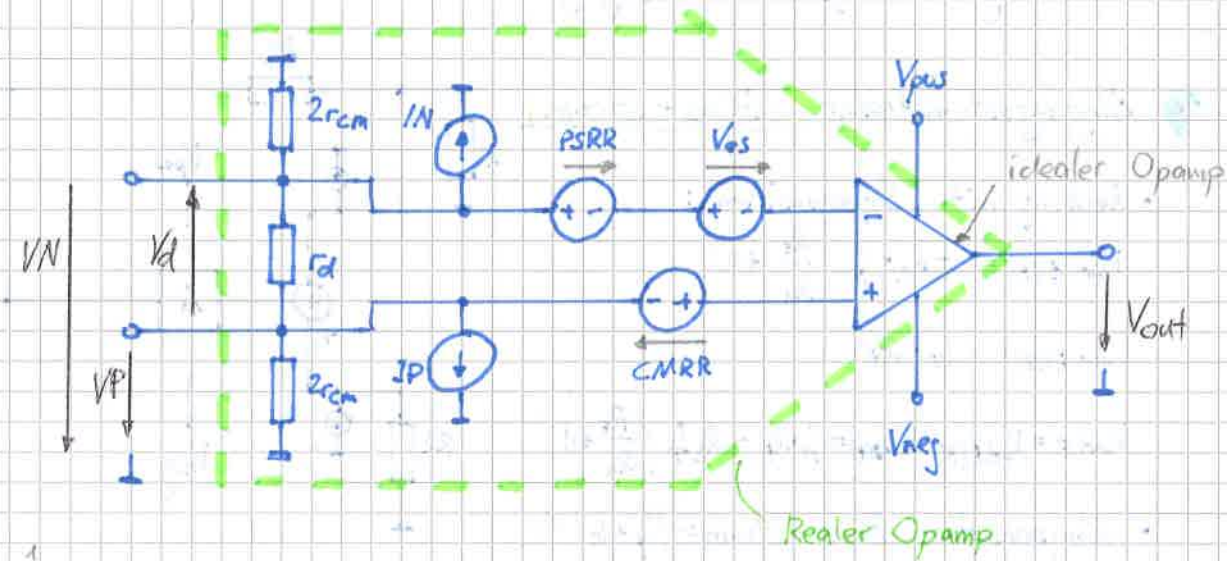
Power-Supply-Unterdrückungs-Fehler

- Schwankungen der Speisespg. (stark gedämpft) am Ausgang als Offsetspg. messbar. (in den meisten Applikationen problemlos. Mit Stützkondensator)
- PSRR (Power Supply Rejection Ration)

Gleichtaktunterdrückung

- Schwankungen der Eingangsspg. (stark gedämpft) am Ausgang als Offsetspg. messbar
- CMRR (Common-Mode-Rejection Ration)
- bei invertierenden Verstärker irrelevant, da $V_{opn} = konst = V_{AGND}$

Zusammenfassung aller Fehlereinflüsse



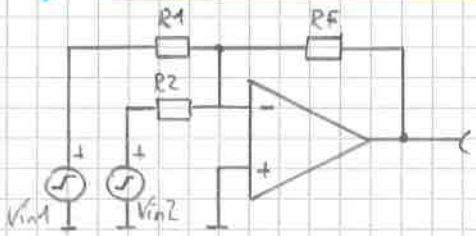
$$V_{out\ E\ total} = A_{CL+} \cdot \left[|V_{os}| + \frac{|V_{CM}|}{CMRR} + \frac{|\Delta V_{supply}|}{PSRR} \right] + \underbrace{|I_{os}| \cdot R_f}_{\text{wenn, korrekte Eingangsstromkompensation } R2 = R_f \| R_i}$$

- A_{CL+} → Verstärkung des pos. Eingangs, auch „Noise-Gain"
- Die meisten Fehlereinflüsse können vernachlässigt werden
- Am wichtigsten: Offset-Spannung
  Eingangs-Ströme

Elo 1

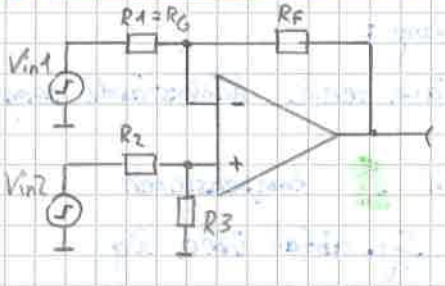
Schaltungen mit Opamps

Invertierender Addierer



$$V_{out} = -\frac{R_F}{R_1} \cdot V_{in1} - \frac{R_F}{R2} \cdot V_{in2}$$

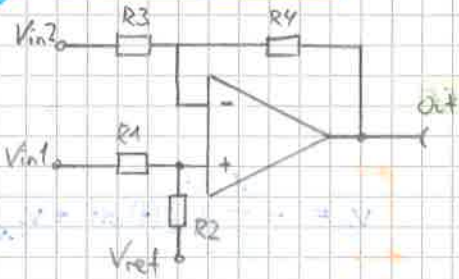
Gewichteter Subtrahierer



$$V_{out} = A_1 \cdot V_{in1} + A_2 \cdot V_{in2}$$

A_1: $\frac{R_F}{R_G}$; A_2: $\frac{R3}{R_2+R3} \cdot \frac{R_F + R_G}{R_G}$

Differenzverstärker

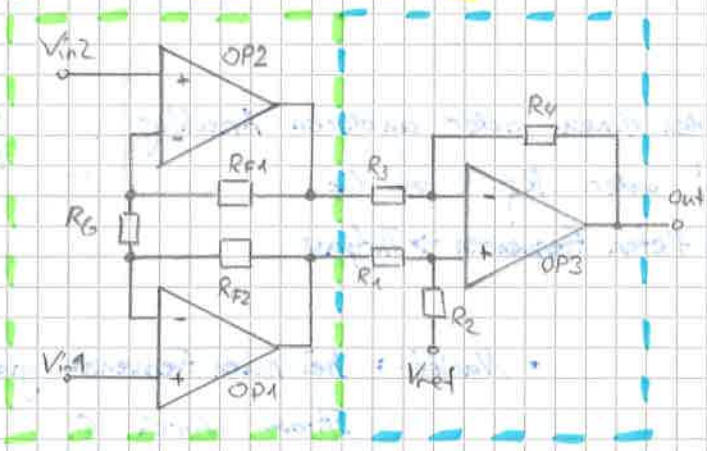


$$V_{out} = \frac{R3+R4}{R3} \cdot V_{opi} - \frac{R4}{R3} V_{in2}$$

$$\vdots$$

$$V_{out} = \frac{R3+R4}{R3} \cdot \left(\frac{R1}{R1+R2} \cdot V_{ref} + \frac{R2}{R1+R2} \cdot V_{in1} \right) - \frac{R4}{R3} \cdot V_{in2}$$

Instrumentenverstärker



1. Stufe: Ausgangsdifferenz

$$\Delta V_{opo} = V_{opo1} - V_{opo2}$$

$$= \left(1 + \frac{R_{F1} + R_{F2}}{R_G}\right)(V_{in1} - V_{in2})$$

2. Stufe: Differenzverstärker

$$V_{out} = V_{ref} + \frac{R4}{R3} \cdot \left(1 + \frac{R_{F1} + R_{F2}}{R_G}\right)(V_{in1} - V_{in2})$$

(wenn $R1 = R3$, $R2 = R4$)

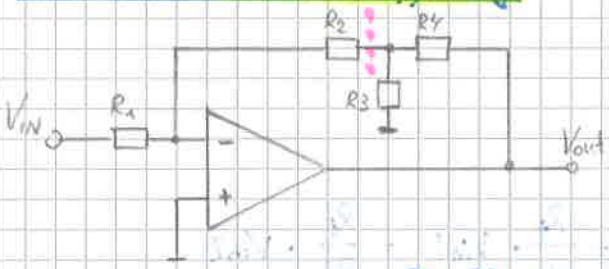
Mehrstufige Verstärker

- Verstärkungen können multipliziert werden

Bsp:

$$A = \frac{R1+R2}{R1} \cdot \left(-\frac{R4}{R3}\right) \cdot \frac{R6+R5}{R5}$$

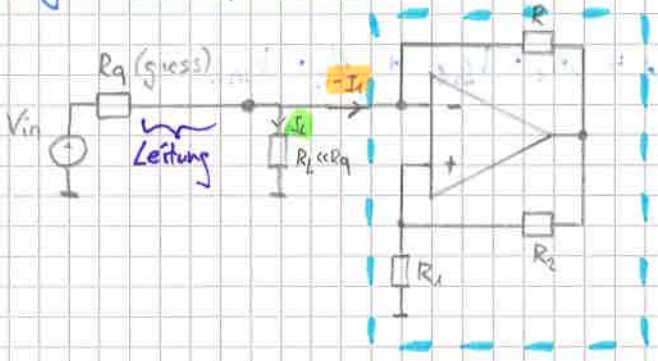
T-Glied in Rückkopplung



- Hohe Verstärkung bei nicht so nahen Werteunterschieden möglich

$$-\frac{V_{out}}{V_{IN}} = \frac{R_2 + R_3 + \frac{R_2 R_3}{R_4}}{R_1}$$

Negativer Impedanz Konverter (NIC)

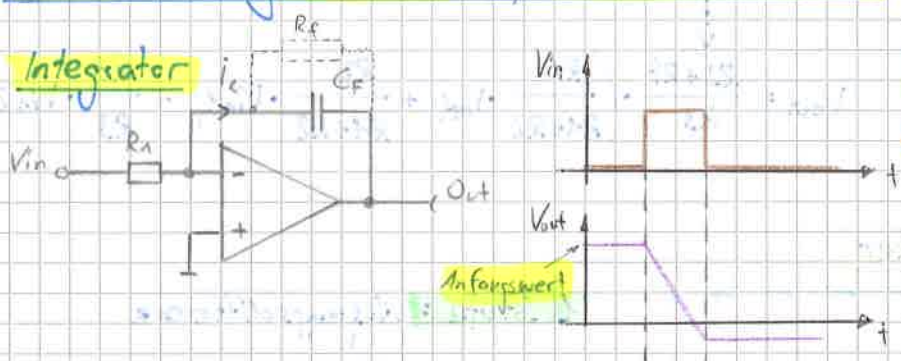


- Anwendung: parasitäre reelle Widerstände kompensieren
- $-I_1$ soll I_L kompensieren
  → kein Spg. abfall über Rq
  Vin kann übertragen werden

$$R_{EQ} = -R \cdot \frac{R_1}{R_2}$$

Filterschaltungen mit Operationsverstärkern

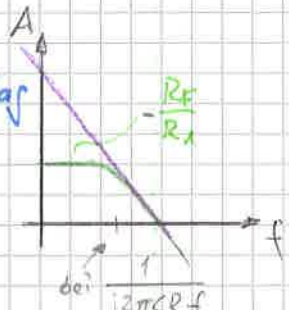
Integrator



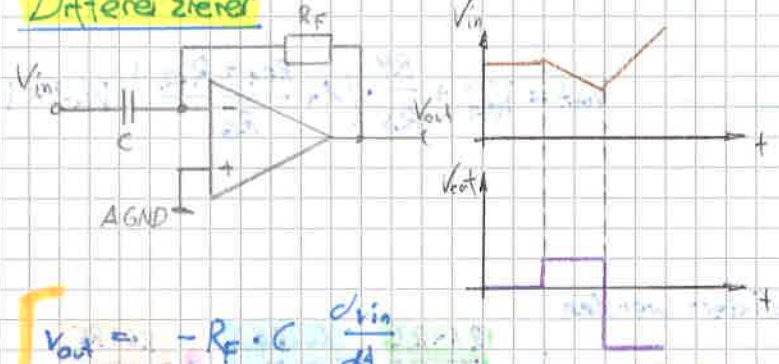
$$V_C = -\frac{1}{C}\int i_C(t)\,dt + V_{C\,Anfang}$$

Zum Rechnen → für def. Anfangsbed. sorgen

- Bei Offsetspg. läuft Integrator an den einen oder anderen Anschlag
  → Abhilfe: Schalter als 'Reset' oder $R_f \parallel$ zu C_f
- R_f limitiert Verstärkung bei tiefen Frequenzen → Tiefpass



Differenzierer



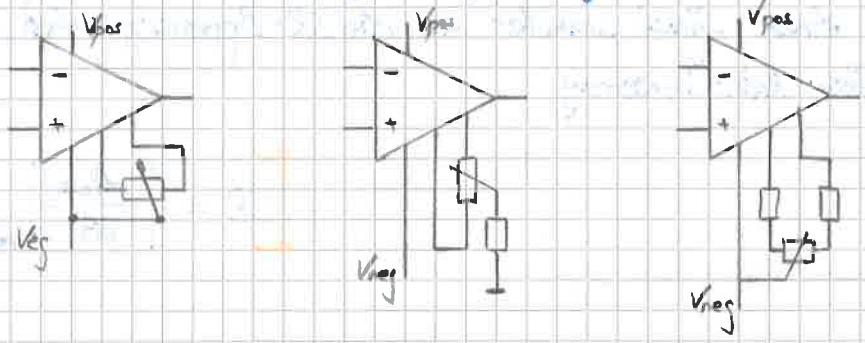
$$V_{out} = -R_f \cdot C \frac{dV_{in}}{dt}$$

- Nachteil: bei hohen Frequenzen grosser Strom durch C

10.12.14
Skuster

Elo 1

Kompensation von Offset-Spannungen



- Poti sind teuer (Bauteil, Produktion)
- Besser: Opamp mit wenig Offset aussuchen

Dynamisches Verhalten von Opamps

- Verstärkung des Opamps sinkt mit höherer Frequenz

Opamp alleine: $A_{ol}(f) = \frac{A_0}{1 + \frac{A_0}{GBP} \cdot jf}$

$$A_{dB} = 20 \cdot \log A_{lin}$$
$$A_{lin} = 10^{\frac{A_{dB}}{20}}$$

→ Gesetz von konstanten Verstärkungs-Bandbreite-Produkt

- Produkt aus Verstärkung A_{lin} und 3dB Bandbreite

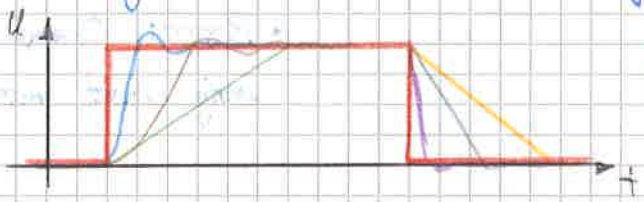
$$GBP = A_{lin} \cdot f = \text{konst.}$$

- Übertragungsfunktion G für $A \gg 1$

$$G_s(\beta, f) = \frac{1}{\beta} \cdot \frac{1}{1 + \frac{1}{GBP \cdot \beta} \cdot jf}$$

Anstiegs-Zeit (Slew-Rate)

- maximal mögliche Änderungsgeschwindigkeit der Ausgangsspannung
- Slew Rate (SR)
- Ändert die Spg bei einem Signal schneller als die SR-Begrenzung zulässt, erfährt das Signal eine Slew-Rate-Verzerrung



(Puls) V_{in}

$$SR = \left| \frac{dV_{out}}{dt} \right|_{max}$$

Zusammenfassung

- häufigste verwendete Bauteile der Analog-Elektronik
- Anwendung: Verstärkern, Filtern, Impedanzwandler
- Mit Opamps werden Schaltungen (meist) linear
- Rückkopplung auf negativen Eingang
- Bei hohen Verstärkungen sinkt die Bandbreite des Verstärkers (GBP ist konstant)
- Anstiegszeit ist limitiert (Slew Rate)

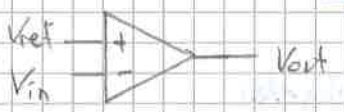
→ Rückkopplung positiver Eingang für Komparatoren - resp. Schmitt-Trigger-Funktion

ELO1

Komparatoren und Schmitt-Trigger

Opamp als Komparatoren

- Ohne Rück-Kopplung vom Ausgang auf den negativen Eingang
- V_{out} meist $V_{out\,max}$ oder $V_{out\,min}$



- Es gibt Komparatoren als spezielle Bauteile, besser als normale Opamps
  → nicht als Opamps einsetzen! (Stabilitätsprobleme)

Komparator vs. Schmitt-Trigger

Komparator
- 1 Schaltschwelle
- Glitches möglich

Schmitt-Trigger
- 2 Schaltschwellen
- Hysterese-Spannung

Schmitt-Trigger

- Feedback auf pos. Eingang
- V_{out} entweder $V_{out\,min}$ oder $V_{out\,max}$
- Ausgang schaltet wenn $V_{opp} = V_{opn}$
- Berechnung der Schaltschwelle mit Superposition

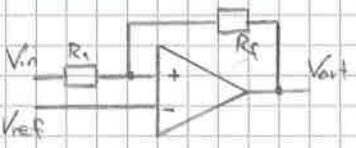
Invertierender Schmitt-Trigger

$$V_H = (V_{out\,max} - V_{out\,min}) \frac{R1}{R1 + Rf}$$

$$V_{in} = V_{T+} = \frac{V_{ref} \cdot Rf + V_{out\,max} \cdot R1}{R1 + Rf}$$

$$V_{in} = V_{T-} = \frac{V_{ref} \cdot Rf + V_{out\,min} \cdot R1}{R1 + Rf}$$

Nichtinvertierender Schmitt-Trigger

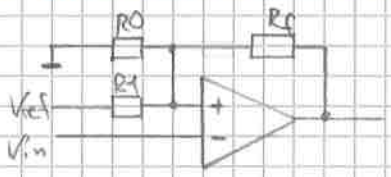


$$V_H = (V_{out\,max} - V_{out\,min}) \frac{R1}{Rf}$$

- Nachteil: "Kick-Back" auf Eingang, wenn Ausgang schaltet

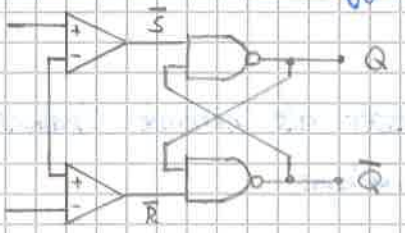
→ Nachteil beider Schaltungen: Hysterese und Schaltschwellen sind nicht unabhängig einstellbar

Invertierender Schmitt-Trigger mit freien Schwellen



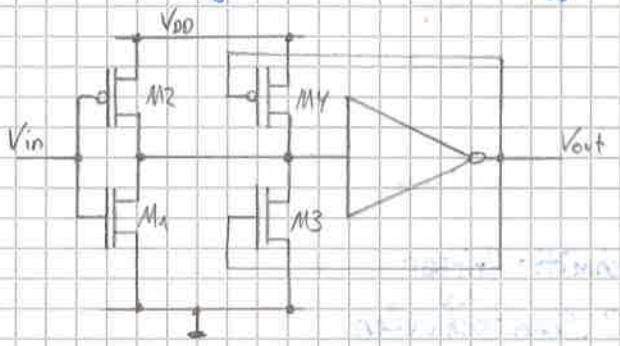
- Typisch: Rf gewählt → R0, R1 berechnet

Präzisions-Schmitt-Trigger

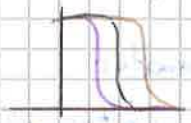


- frei wählbare Schwellen

Aufbau digitaler Schmitt-Trigger



- M1, M2: Digitaler Inverter
- Ausgangsabhängig leitet M3 oder M4
- Zusätzlicher Strom von M3, M4 verschiebt Schaltschwellen



- Schwellen sind nicht gut kontrolliert → grosse Toleranzen

Zusammenfassung

- Komparatoren machen aus analogen digitale Signale
- "präzise" Schaltschwellen mit analogen Komparatoren möglich
- Rückkopplung auf positiven Eingang beim Opamp für Schmitt-Trigger-Funktion