

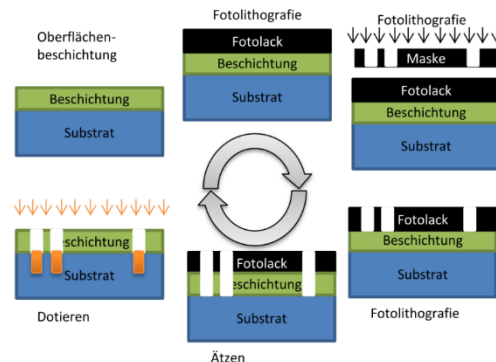
1. Einleitung analoge integrierte Schaltungen, CMOS Technologie, passive Komponenten in CMOS

(Vorlesung 1)

Grundprozesse

Waferherstellung (Silizium, Sand) -> Wafer Strukturieren -> Testen/Vereinzeln -> Montage

Chipherstellung



1. Oberflächenbeschichtung

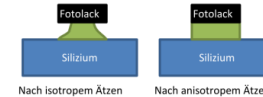
Epitaxie, Oxidation, Abscheideverfahren

2. Fotolithographie

Auftragen von Fotolack, anschliessend belichten (maskieren)

3. Ätzen

Abtragen von Material



4. Dotieren

Mit Bor, Phosphor, Arsen. Durch Schichtabscheidungsverfahren Strukturen mit leitender oder isolierender Schicht ergänzen

5. Säubern des Wafer

1.1 Schaltungselemente in CMOS Technologie

Kapazitäten

Poly-Poly-Kapazität (typ. $C'' \approx 1fF/\mu m^2$)MOS-Kapazität (typ. $C'' \approx 10fF/\mu m^2$)MIM-Kapazität (typ. $C'' \approx 1fF/\mu m^2$)

$$C'' = \frac{\epsilon}{d} = \frac{\epsilon_0 \epsilon_r}{d}$$

$$C = C'' \cdot W \cdot L = C'' \cdot A \text{ meist } \left[\frac{fF}{\mu m^2} \right]$$

Polysilizium Platten, durch SiO₂ isoliert

Gate – Gateoxid – Kanal

Metall-Isolator-Metall

 C'' : spezifische Kapazität pro Flächeneinheit d : Plattenabstand (Herstellungsprozess Parameter) $\epsilon_r = 3.9$: Siliziumoxid

Widerstände

$$\frac{R}{R_{\square}} = \frac{L}{W}$$

- Typische Werte

- Poly-Widerstand (typ. $R_{\square} \approx 10\Omega/\square$)
- HR-Poly-Widerstand (hochresistiver Poly-Widerstand; typ. $R_{\square} \approx 1k\Omega/\square$)

Hoher Platzbedarf, erzeugt Wärme

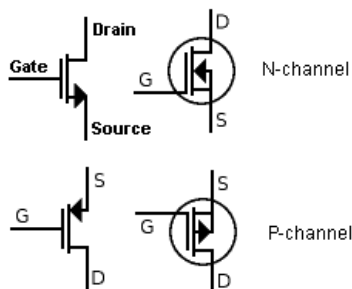
Erzeugt zusätzliche Streukapazitäten

- P-Diffusions-Widerstand (typ. $R_{\square} \approx 100\Omega/\square$)
- N-Diffusions-Widerstand (typ. $R_{\square} \approx 100\Omega/\square$)
- N-Well-Widerstand (typ. $R_{\square} \approx 1k\Omega/\square$)

Genauigkeiten

Absolute Genauigkeit: $\pm 20\%$ Relative Genauigkeit: $\pm 1\%$

Verhältnisse sehr genau -> wird in der Schaltungstechnik sehr intensiv genutzt.



2. MOS Transistor

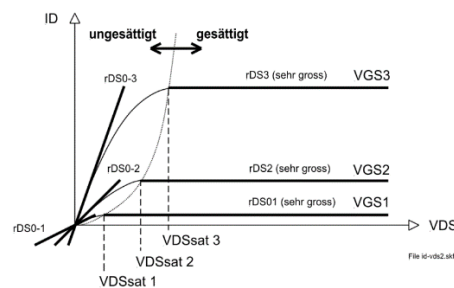
(Vorlesung 2&3)

2.1 Arbeitspunktbestimmung

Berechnung	1. Bestimmen ob in WEAK oder STRONG Inversion? 2. Gesättigt / Ungesättigt?		
Inversion?	$ V_{GS} > V_T \rightarrow$ JA (Strong inversion) / NEIN (Weak inversion)		
Sättigung?	Arbeitsbereich	Bedingung	Sättigungsspannung
$ V_{DS} > V_{DS,sat} $?	weak inversion $I'_D < I'_M$	$0 < V_{GS} < V_T - 60mV$	$V_{DS,sat} \approx 5\Phi_t \approx 130mV$ (bei $T = 300K$) $V_{GS} = V_M + n_M\Phi_t \cdot \ln\left(\frac{I_D}{\frac{W}{L}I_M}\right)$
	moderate inversion $I'_M < I'_D < I'_H$	$V_T - 60mV < V_{GS} < V_T + 160mV$	
	strong inversion $I'_H < I'_D$	$V_T + 160mV < V_{GS}$	$V_{DS,sat} = V_{GS} - V_T = \sqrt{\frac{2I_D}{\beta}} = \sqrt{\frac{2I_D}{\frac{W}{L}\beta_0}}$
Mit $I_D = \frac{W}{L}I'_D$ und $\Phi_t = \frac{kT}{e}$			

2.2 Kennlinien

Ausganskennlinie



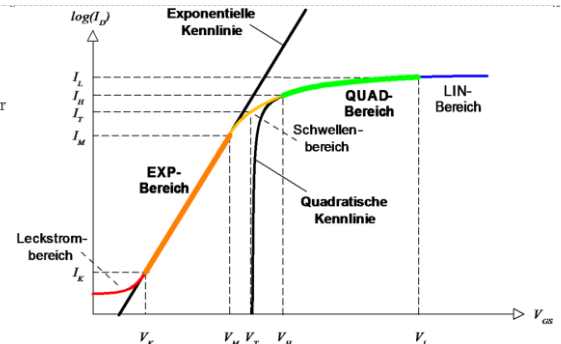
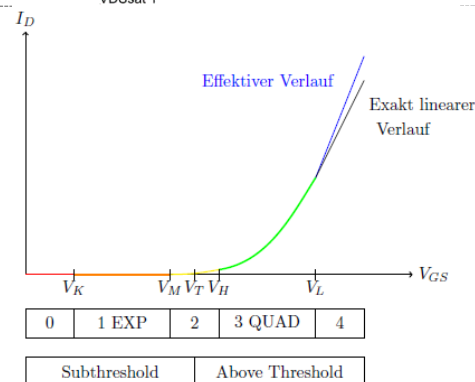
Widerstandsverhalten – wenn Kanal vorhanden (ungesättigt)

[Anstieg der Geraden entspricht Ausgangsleitwert resp. Ausgangswiderstand]

Pitch-off Punkt – wenn der Kanal abgeschnitten wird

gesteuerte Stromquelle – Kanal unterbrochen (gesättigt) [je steiler die Gerade, desto kleiner r_{DS}]

Transferkennlinie

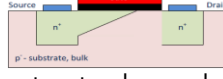


Mit logarithmischer Skalierung

5 Ausgangsstrombereiche

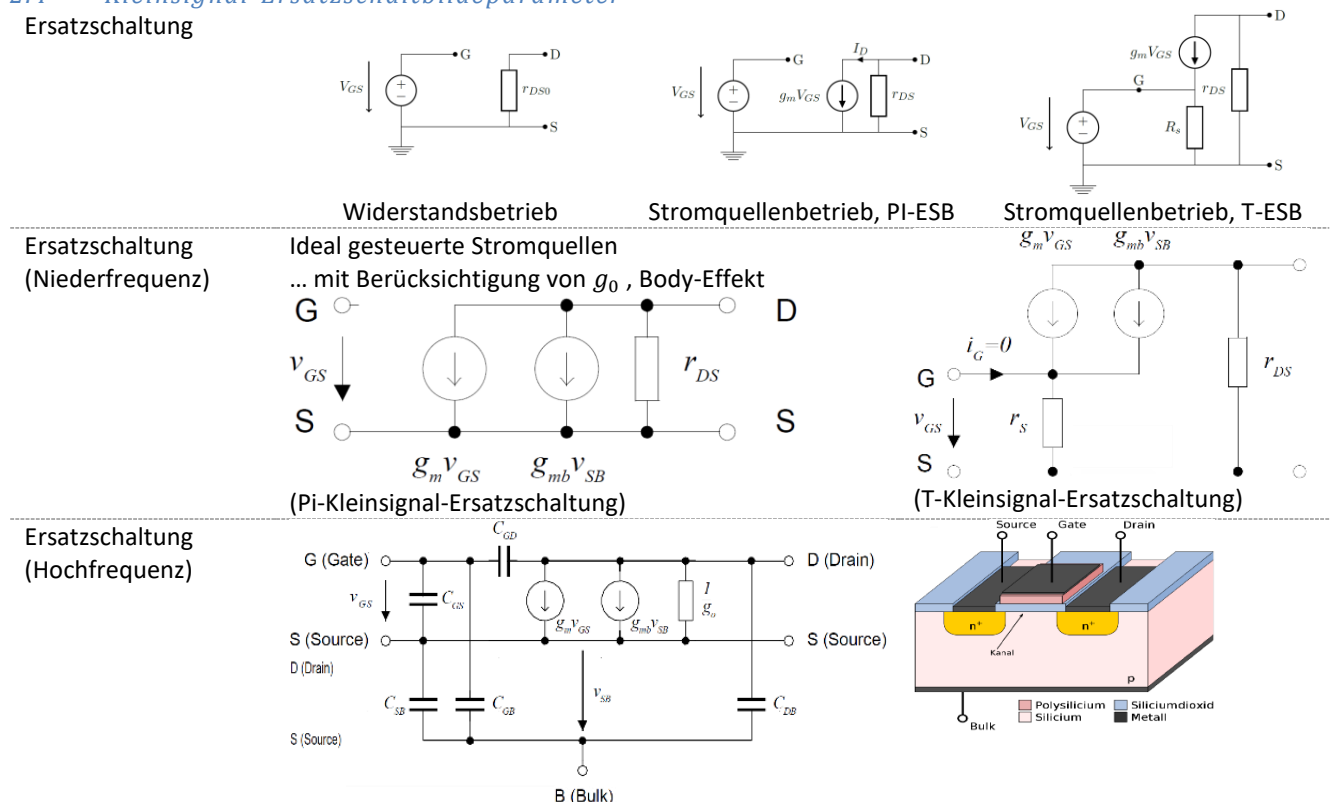
Ausgangsstrombereich	Mathematische Charakterisierung	Zugrundeliegender physikalischer Effekt
0 Leckstrombereich (LECK)	I_D erreicht Minimalwert, der nicht weiter unterschritten werden kann	Drain-Substratdiode und Source-Substratdiode haben Leckströme ins Substrat
1 Exponentieller Bereich (EXP)	I_D steigt exponentiell mit V_{GS}	Kanal zeigt schwache Inversion (Beim n-Kanal-Transistor: Ursprünglich p-leitender Kanal ist schwach n-leitend)
2 Schwellenbereich (MOD)	Keine „handliche“ Formel für I_D vorhanden	Kanal zeigt moderate Inversion (Kanalzustand liegt zwischen schwacher und starker Inversion)
3 Quadratischer Bereich (QUAD)	I_D steigt quadratisch mit V_{GS}	Kanal zeigt starke Inversion (Beim n-Kanal-Transistor: Ursprünglich p-leitender Kanal wird stark n-leitend)
4 Linearer Bereich (LIN)	I_D steigt annähernd linear mit V_{GS} (halb QUAD, halb LIN)	Geschwindigkeitssättigung der Ladungsträger im Kanal (die Ladungsträger können nicht weiter beschleunigt werden)

2.3 Drainstromgleichungen und Kleinsignalparameter

Ausgangsstrombereich (I_D - bzw. V_{GS} - Bereich)	Ausgangsspannungsbereich (V_{DS} -Bereich)	
	Transistor ungesättigt (Widerstands-Betrieb)	Transistor gesättigt (Stromquellen-Betrieb)
 $ V_{DS} < V_{DS,sat} $	 $ V_{DS} \geq V_{DS,sat} $	
1 EXP-Bereich (Weak inversion)  $V_{GS} < V_M$ $I_D < \frac{W}{L} I'_M$ $V_{DS,sat} = 5\Phi_t$ $\approx 130mV$	$I_D = I_M e^{\frac{V_{GS}-V_M}{n_M\Phi_t}} \left(1 - e^{-\frac{V_{DS}}{\Phi_t}}\right) \cdot (1 + \lambda V_{DS})$ Kanalwiderstand bei $V_{DS} = 0$: $r_{DS0} = \frac{dV_{DS}}{dI_D} \Big _{V_{DS}=0} = \frac{\Phi_t}{I_{D\infty}}$ $g_0 = \frac{dI_D}{dV_{DS}} = \frac{I_{D\infty}-I_D}{\Phi_t}$ Kanalwiderstand bei $V_{DS} = 0V \dots V_{DS,sat}$: $r_{DS} = \frac{dV_{DS}}{dI_D} \approx \frac{\Phi_t}{I_D} e^{\frac{V_{DS}}{\Phi_t}} \text{ (ungenau)}$ g_m nicht benötigt	$I_D = I_M e^{\frac{V_{GS}-V_M}{n_M\Phi_t}} \cdot (1 + \lambda V_{DS})$ Kanalwiderstand: $r_{DS} = \frac{1}{g_0} = \frac{dV_{DS}}{dI_D} = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_a}{I_D}$ Steilheit $g_m = \frac{dI_D}{dV_{GS}} = \frac{I_D}{n_M\Phi_t}$
3 QUAD-Bereich (Strong inversion)  $V_{GS} > V_M$ $I_D > \frac{W}{L} I'_H$ $V_{DS,sat} = V_{GS} - V_T$	$I_D = B \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \cdot (1 + \lambda V_{DS})$ Kanalwiderstand bei $V_{DS} = 0$: $r_{DS0} = \frac{dV_{DS}}{dI_D} \Big _{V_{DS}=0} = \frac{1}{\beta(V_{GS}-V_T)(1+\lambda V_{DS})}$ Kanalwiderstand bei $V_{DS} = 0V \dots V_{DS,sat}$: $r_{DS} = \frac{dV_{DS}}{dI_D} = \frac{1}{\beta[(V_{GS}-V_T)-V_{DS}](1+\lambda V_{DS})}$ g_m nicht benötigt	$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 \cdot (1 + \lambda V_{DS})$ Kanalwiderstand: $r_{DS} = \frac{1}{g_0} = \frac{dV_{DS}}{dI_D} = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_a}{I_D}$ Steilheit (zwei Formeln) $g_m = \frac{dI_D}{dV_{GS}} = \beta(V_{GS} - V_T)(1 + \lambda V_{DS})$ $g_m = \sqrt{2I_D\beta(1 + \lambda V_{DS})} = \frac{2I_D}{V_{GS} - V_T}$

2.4 Kleinsignal-Ersatzschaltbildeparameter

Ersatzschaltung



2.6 Gleichungsparameter

Sättigungsspannung	$V_{DS,sat}$	
Kanallängen Modulationsfaktor	$\lambda = \frac{1}{V_A} \approx \frac{1}{a_A \cdot L}$ ideal $\lambda = 0$	Je grösser V_A (resp. L), desto flacher (idealer) die Ausgangskennlinie
Early-Spannung	$V_A \approx a_A \cdot L$	V_A ist immer positiv
Early-Faktor	a_A	
Schwellspannung	$V_T = V_{T0} \pm \Delta V_T$ mit $\Delta V_T = \gamma(\sqrt{V_{SB} \pm \Phi_0} - \sqrt{\Phi_0})$ Typischer Wert: 0.6V (NMOS), -0.6V (PMOS) Für die Handrechnung: $\gamma \approx \gamma_N \approx \gamma_P \approx 0.6\sqrt{V}$	Body-Effekt: Abhängigkeit V_T von V_{SB} . Nichtbetroffen sind an GND angeschlossene N-MOS, resp. an V_{DD} angeschlossene P-MOS.
Temperaturspannung	$\Phi_t = V_{temp} = \frac{kT}{e} = 86.2 \frac{\mu V}{K} T$	Somit $\Phi_t = 25.9mV$ bei $T = 300K$ bzw. $27^\circ C$
Drainstrom	$I_M = \frac{W}{L} \cdot I'_M$ Mit I'_M , dem spezifischen Drainstrom an der Grenze (Tech.param)	Drainstrom an der Grenze zwischen weak und strong Inversion
Transkonduktanz-Parameter	Ungesättigt: $B = \frac{W}{L} B_0$ Gesättigt: $\beta = \frac{W}{L} \beta_0 = \frac{W}{L} \mu C_{ox}$ Näherung: $B_{n,p} \approx \beta_{n,p} = \mu_{n,p} \cdot C_{ox}$	Steilheit, Verstärkungsfaktor. Ist im gesättigten und ungesättigten Betrieb grundsätzlich verschieden.
Transkonduktanz	Strong: $g_m = \beta(V_{GS} - V_t) = \sqrt{2\beta I_D}$ <- AP durch V_{GS} gegeben Weak: $g_m = \frac{I_D}{n_M \cdot \Phi_t}$ <- AP durch I_D gegeben	Zusammenhang zwischen V_{GS} und I_D . Mass der Verstärkung
Body-Transkonduktanz	$g_{mb} = \frac{dI_D}{dV_{SB}} = -g_m \frac{\gamma}{2\sqrt{V_{SB} + \Phi_0}} = -g_m(n_M - 1)$	Beschreibt Wirkung des Body-Effektes. Von Bedeutung in strong inversion, gesättigt
Subthreshold Slope Factor	$n_M = 1 + \frac{\gamma}{2\sqrt{ V_{SB} + \Phi_0}}$	$\Phi_0 = 2\Phi_F = 0.6V$ Unterschwellen-Neigungsfaktor Häufig $n_M \approx 1.5$
Ausgangsleitwert	$g_0 = \frac{1}{r_{DS}} = \frac{I_D}{V_A + V_{DS}}$	
Ausgangswiderstand	$r_{DS} = \frac{1}{g_0} \approx \frac{\Delta V_{DS}}{\Delta I_D}$ oder $r_{DS} = \frac{V_A + V_{DS}}{I_{D,ideal}} \approx \frac{V_A}{I_D}$	$V_A, V_{DS}, I_{D,real}$ immer im Betrag
Einschaltwiderstand	$r_{DS0} = \left. \frac{dV_{DS}}{dI_D} \right _{V_{DS}=0} = \frac{1}{\beta(V_{GS} - V_T)}$	Kleinstmögliche Ausgangswiderstand (bei $V_{DS} = 0V$)
Innerer Source-Widerstand	$r_S = \frac{1}{g_m} = \frac{1}{\sqrt{2\beta I_D}}$	

3. Grundsaltungen des MOS Transistor

(Vorlesung 4&5)

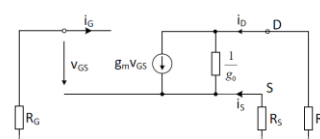
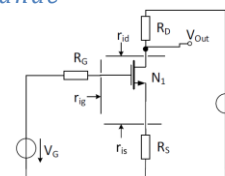
Grundsaltungen besitzen je 3 Anschlüsse. Der Transistoranschluss, der weder auf den Eingang noch auf den Ausgang der Grundsaltung führt, bestimmt den Namen.

3.1 Grundsaltungen

Grundsaltung	Source-Schaltung	Gate-Schaltung	Drain-Schaltung (Source-Folger)
Schema			
Typ. Anwendung	Verstärkung tiefe bis mittlere Frequenzen	Veerstärker hohe Frequenzen (HF-Verstärker)	Spannungsfolger / Impedanzwandler
Ein-/Ausgangswiderstand	gross / gross	klein / gross	gross / klein
Verstärkung	$a \approx -\frac{R_D}{R_S + 1/g_m}$ (Bei $\frac{1}{g_m}, R_D \ll \frac{1}{g_0}$) $a \approx -g_m(R_D \parallel r_{DS})$ (Bei $R_S = 0$)	$a \approx \frac{R_D}{R_S + 1/g_m}$ (Bei $\frac{1}{g_m}, R_D \ll \frac{1}{g_0}$) $a \approx g_m(R_D \parallel r_{DS}) \left(1 + \frac{g_0}{g_m}\right)$ (Bei $R_S = 0$)	$a \approx \frac{R_S}{R_S + \frac{1}{g_m}}$ (Bei $R_S, R_D \ll \frac{1}{g_0}$) $a \approx 1$ (Bei $\frac{1}{g_m} \ll R_S \ll 1/g_0$)

3.2 Innenwiderstände

Innere Source-Widerstände



1. Spg. quelle an Anschluss anlegen
2. Strom in den Anschluss-Knoten hinein messen

r_i am Gate:

$r_{iG} \rightarrow \infty$

r_i an der Source:

Bei $r_{DS} \gg R_D$

$$r_{iS} \approx r_S \parallel r_{DS} = \frac{1}{g_m + g_0}$$

Bei $r_{DS} \gg r_S$

$$r_{iS} \approx r_S = \frac{1}{g_m}$$

r_i am Drain:

Bei $r_{DS} \gg r_S$

$$r_{iD} \approx r_{DS} \left(1 + \frac{R_S}{r_S}\right) = \frac{1}{g_0} (1 + g_m R_S)$$

Bei $R_S = 0$

$$r_{iD} \approx r_{DS} = \frac{1}{g_0}$$

$$r_i = \frac{v_i}{i_i} = \frac{dV_i}{dI_i}$$

4. MOS - Diode

(Vorlesung 6)

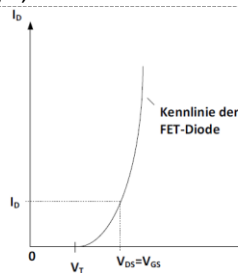
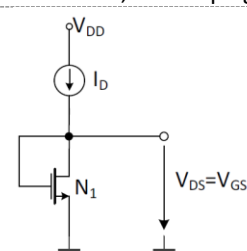
4.1 MOS-Diode

Einsatzgebiete

Spannungsreferenz, Stabilisator, Spannungsteiler, Begrenzer, I -> U Konverter, U -> I Konverter, Stromspiegel, aktive Lastwiderstände (hohe Widerstandswerte, platzsparend)

MOS-Diode

... mit Stromquelle



Immer gesättigt, da

$$V_{DS} > V_{DSSat} = V_{GS} - V_T$$

Vereinfachte Drainstromgleichung:

$$I_D = \frac{\beta}{2} \cdot (V_{GS} - V_T)^2$$

Mit $V_{GS} = V_{DS}$ ergibt sich für V_{GS} :

$$V_{GS} = V_{DS} = \sqrt{\frac{2I_D}{\beta(1 + \lambda V_{DS})}} + V_T$$

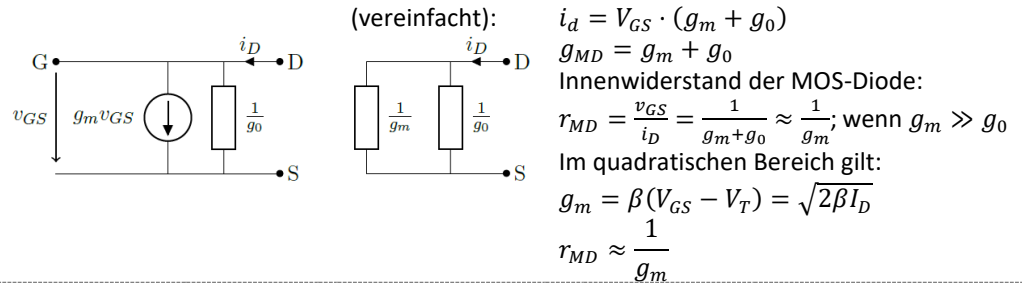
... mit Widerstand

Arbeitspunktstrom der MOS-Diode mit Widerstandslast

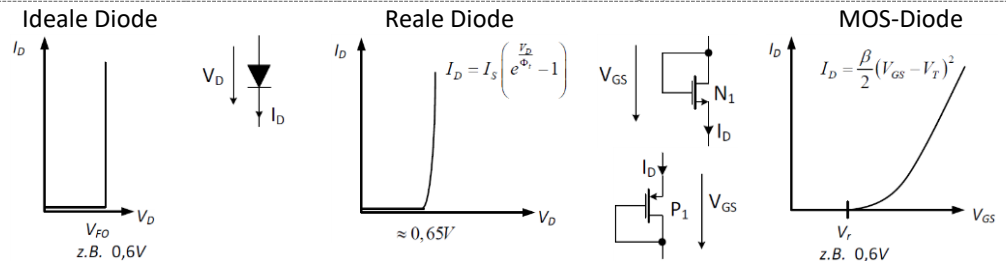
$$I_D = \frac{\beta}{2} \cdot (V_{GS} - V_T)^2 = \frac{V_{DD} - V_{GS}}{R_D}$$

$$V_{DS} = V_T + \frac{1}{\beta R} \left[\sqrt{1 + 2\beta R (V_{DD} - V_T)} - 1 \right]$$

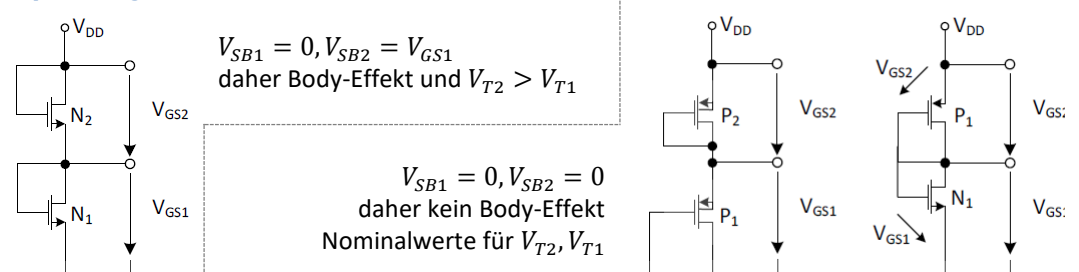
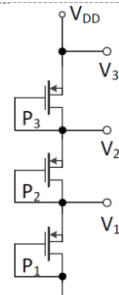
Ersatzschaltung



Gegenüberstellung

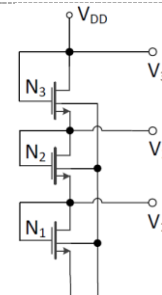


4.3 MOS-Diode als Spannungsteiler

Spannungsteiler
Vergleichgetrenntes lokales /
gemeinsames
globales Substrat

Lokales Substrat:

- V_t für alle gleich
- Gleiche $t_f \rightarrow$ gleiche Teilspannungen



Gemeinsames Substrat:

- Jeder Transistor hat unterschiedliches $V_t \rightarrow$ Simulation
- Teilspannungen sind unterschiedlich

5. MOS - Transistor als Stromquelle

(Vorlesung 6)

5.1 Stromquelle ohne Source-Widerstand

Strom einer MOS
Stromquelle

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \approx \frac{\beta}{2} (V_{GS} - V_T)^2$$

Einstellbar über $\beta = \beta_0 \cdot \frac{W}{L}$

Ausgangswiderstand

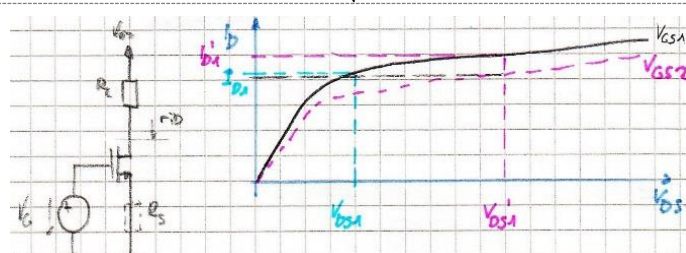
$$r_{iD} = r_{DS} = \frac{1}{g_0} = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D}$$

Sättigungsspannung

Strong: $V_{DS,sat} = V_{GS} - V_T = \sqrt{\frac{2I_D}{\beta}}$

Weak: $V_{DS,sat} = 5 \cdot \Phi_t \approx 130\text{mV}$

Grundsaltung



$I_{D1} \rightarrow V_S$ wird grösser
 $\Rightarrow V_{GS}$ wird kleiner
 Eine Regelung ist die Folge

5.2 Stromquellen Arten

Stromquellschaltung	Schema	Ausgangswiderstand r_{out}	Min. Ausgangsspg $V_{out,min}$
Standard – Schaltung (ohne Source-Widerstand)		$r_{iD} = r_{DS} = \frac{1}{g_0} = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D}$	$V_O > V_{O,min} = V_{DS,sat}$
Standard – Schaltung (mit Source-Widerstand)		$r_{out} = r_{DS} \left(1 + \frac{R_S}{r_s} + \frac{R_S}{r_{DS}} \right) \approx r_{DS} \left(1 + \frac{R_S}{r_s} \right) + R_S$	$V_O > V_{O,min} = R_S I_D + V_{DS,sat}$
Kaskoden – Schaltung		$r_{out} = r_{o2} \approx \frac{r_{DS}^2}{r_{S2}} = \mu \cdot r_{DS}; \text{ bei identischen Transistoren}$ $\mu = \frac{r_{DS}}{r_s} = \frac{g_m}{g_0} \text{ max. erzielbare Spannungsverstärkung}$	$V_{O,min} = V_{DS1,sat} + V_{DS2,sat} = V_{G2} - V_{GS2} + V_{DS2,sat}$ (bei $V_{G2} = V_{DS1,sat} + V_{GS2}$)
Geregelte Kaskode		$r_{out} \approx r_{DS1} \cdot \frac{r_{DS2}}{r_{S2}} \cdot \frac{r_{DS3}}{r_{S3}} = \frac{1}{g_{o1}} \cdot \frac{g_{m2}}{g_{o2}} \cdot \frac{g_{m3}}{g_{o3}}$	$V_{O,min} = V_{GS3} + V_{DS2,sat}$ In der Praxis: $V_{O,min} = \frac{V_{GS3} + V_{DS2,sat}}{1.3}$

6. MOS – Transistor als Stromspiegel

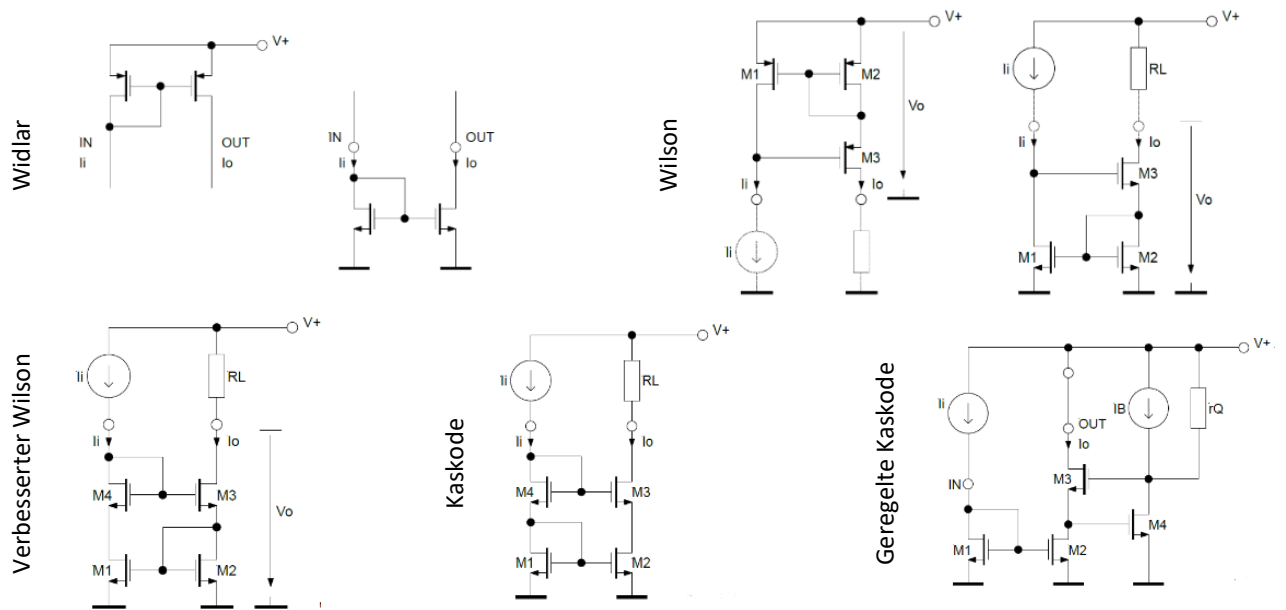
(Vorlesung 7)

6.1 Funktion

Ziel	Aus einer einzelnen genauen Strom- oder Spannungsquelle verschiedene genaue Ströme erzeugen		
Stromspiegelverhältnis	$n_m = \frac{I_{out}}{I_{in}} = \frac{(W/L)_{out}}{(W/L)_{in}}$		
Ausgangsstrom	$I_{out} = I_{in} \cdot n_m = I_{in} \cdot \frac{(W/L)_{out}}{(W/L)_{in}}$		
Impedanzen	Eingangsimpedanz (ideal): $r_{in} = 0\Omega$ Ausgangsimpedanz (ideal): $r_{out} = \infty\Omega$		
Kleinstmögliche Toleranzen	Sorgen dass... $\beta_{01} = \beta_{02} \rightarrow$ Matching (Elemente nahe beieinander, gemeinsames Orthographisches Zentrum) $V_{T1} = V_{T2} \rightarrow$ konst. Temp $\lambda_1 = \lambda_2 \rightarrow$ identisches L $V_{DS1,2} \rightarrow$ häufig nicht gleich		

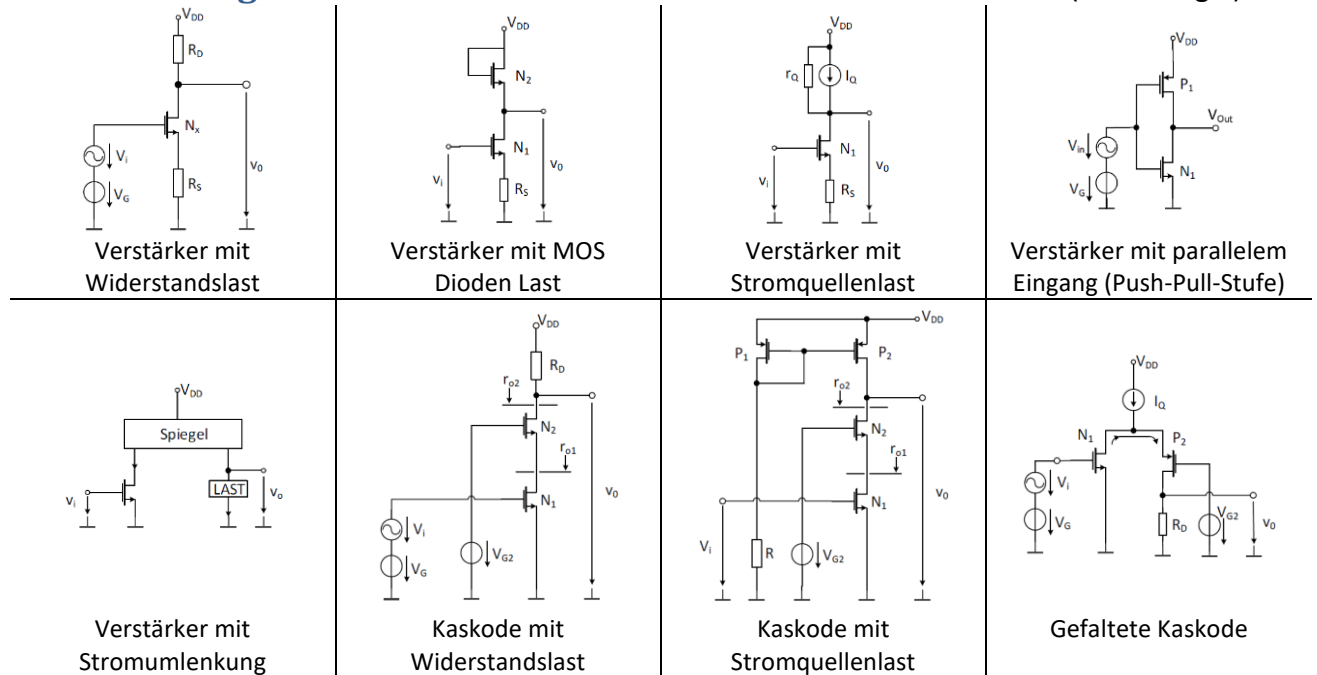
6.2 Übersicht

Stromspiegeltyp	Genauigkeit	r_{out}	V_{in}	$V_{out,min}$
Einfacher Stromspiegel (Widlar Stromspiegel)	+	$= \frac{1}{g_0}$	$\approx V_T + \sqrt{\frac{2I_{in}}{\beta}}$	$\approx \sqrt{\frac{2I_{out}}{\beta}}$
Wilson Stromspiegel	+	$\approx \frac{1}{g_0} \left(2 + \frac{g_m}{g_0} \right)$	$\approx 2V_T + 2\sqrt{\frac{2I_{in}}{\beta}}$	$\approx V_T + 2\sqrt{\frac{2I_{out}}{\beta}}$
Verbesserter Wilson Stromspiegel	++	$\approx \frac{1}{g_0} \left(2 + \frac{g_m}{g_0} \right)$	$\approx 2V_T + 2\sqrt{\frac{2I_{in}}{\beta}}$	$\approx V_T + 2\sqrt{\frac{2I_{out}}{\beta}}$
Kaskode Stromspiegel	++	$\approx \frac{1}{g_0} \left(2 + \frac{g_m}{g_0} \right)$	$\approx 2V_T + 2\sqrt{\frac{2I_{in}}{\beta}}$	$\approx V_T + 2\sqrt{\frac{2I_{out}}{\beta}}$
Stromspiegel mit geregelter Kaskode	++	$\approx \frac{1}{g_0} \left(\frac{g_m}{g_0} \right)^2$	$\approx V_T + \sqrt{\frac{2I_{in}}{\beta}}$	$\approx 2\sqrt{\frac{2I_{out}}{\beta}}$



7. Einstufiger MOS-Verstärker

(Vorlesung 8)



Analyse

Grosssignal-Analyse

1. Zeichnen der Schaltung
2. Bestimmen der Arbeitspunktgrößen
3. Bestimmen der Kleinsignal-Parameter (Linearisierung im Arbeitspunkt)

Kleinsignal-Analyse

1. Zeichnen der Kleinsignal-Ersatzschaltung
2. Berechnen der Ausgangsströme (z.B. Kleinsignalverstärkung, Kleinsignal-Ein- und Ausgangswiderstand)

Verhalten im Zeitbereich, mit beliebig grossen Signalen

Untersucht Verhalten der Schaltung im Frequenzbereich bei Signalen kleiner Amplitude

Schaltungstyp	Formeln	Vorteil	Nachteil
Verstärker mit Widerstandslast	$a = -\frac{g_m}{\frac{1}{R_D} + g_0}$ $r_{out} = r_{iD} = \frac{1}{g_0} (1 + g_m R_S) + R_S$		
Verstärker mit MOS Dioden Last	$a = -\frac{r_{S2}}{R_S + r_{S1}} = -\frac{\frac{1}{g_{m2}}}{R_2 + \frac{1}{g_{m1}}}$ $(\text{mit } R_S = 0): = -\frac{g_{m1}}{g_{m2}} = -\sqrt{\frac{\beta_1}{\beta_2}}$		Nichtlinear
Verstärker mit Stromquellenlast	$a = -\frac{R_D}{R_S + \frac{1}{g_m} + (R_D + R_S) \frac{g_0}{g_m}}$ $(\text{mit } R_S = 0): = -\frac{g_{m1}}{g_{o1} + g_{o2}}$		Frequenzverh.
Verstärker mit parallelem Eingang (Push-Pull-Stufe)	$a = -\frac{g_{mN1} + g_{mP1}}{g_{oN1} + g_{oP1}} =$ $-(g_{mN1} + g_{mP1}) \cdot (r_{DSN1} \parallel r_{DSP1})$	Grosse Ströme	Frequenzverh.
Verstärker mit Stromumlenkung	$a \approx a_i \frac{R_L \parallel r_{DS3}}{R_S + r_{S1}}$	Aussteuerber. PSR Frequenzverh.	Zusätzlicher Strom
Kaskode mit Widerstandslast	$a \approx -\frac{R_D}{R_S + r_{S1}}$ $(\text{mit } R_S = 0): \approx -g_{m1} R_D$	r_{out} sehr hoch Frequenzverh.	Aussteuerber.
Gefaltete Kaskode		PSR Aussteuerber.	Zwei Strompfade Mehr HW

8. Frequenzverhalten von MOS Verstärkerschaltungen

(Vorlesung 9)

Systempole

$$f_N = \frac{1}{2\pi \cdot R_N C_N}$$

Grobe Analyse : Die Knoten mit hohen RC-Produkten suchen. Dort entstehen Systempole, welche einen Abfall von 20dB/Dek im Frequenzgang einleiten.

Kapazitäten**Hoch** (bis einige pF)

Netzwerkkapazitäten

Mittel (bis wenige pF) C_{GD} , wenn durch Miller Effekt stark verstärkt C_{GS} **Tief** (fF)Weitere parasitäre Kapazitäten, insbes. C_{DB} , C_{SB} **Innenwiderstände****Unendliche** (einige GΩ)Gate : r_{iG} **Hoch** (typ. einige MΩ)Drain des Transistors als Stromquelle : r_{iD} **Tief** (typ. einige kΩ)Drain des Trans. In Diodenschaltung : $\frac{1}{g_m}$ Source des Trans. Als Stromquelle: r_{iS} **Darstellung**

1. DC Verstärkung berechnen (aus Kleinsignalersatzschaltung für Niederfrequenz)
2. Die relevanten Pole finden (An welchen Knoten befindet sich ein hohes RC-Produkt)
3. Pole in Bode-Diagramm einzeichnen

Millerkapazität

Die Miller-Kapazität C_m , die zwischen Ein- und Ausgang eines Verstärkers mit Verstärkung A liegt, erscheint:

multipliziert mit $(1 - A)$ parallel zum Eingang (C_{mi})multipliziert mit $(1 - 1/A)$ parallel zum Ausgang (C_{mo}) C_m wird entfernt und durch C_{mi} und C_{mo} ersetzt.Miller-C schiebt f_d nach unten, f_{nd} nach oben.**Typ. Kapazitäten**

	C_{GS}	C_{GD}	C_{SB}	C_{DB}
Gesättigt	$C_{GS0} + \frac{2}{3}C_{oxL}$	C_{GD0}	$C_{jSBt} + \frac{2}{3}C_{BCL}$	C_{jDBt}
Typ. Wert	33fF	1.2fF	10fF	7fF
Ungesättigt	$C_{GS0} + \frac{1}{2}C_{oxL}$	$C_{GD0} + \frac{1}{2}C_{oxL}$	$C_{jSBt} + \frac{1}{2}C_{BCL}$	$C_{jDBt} + \frac{1}{2}C_{BCL}$
Typ. Wert	26fF	26fF	10fF	10fF

$$C_{oxL} = C_{ox} \cdot W \cdot L_{eff}$$

$$C_{BCL} = C_{jBC} \cdot W \cdot L_{eff}$$

$$C_{jSBt} = C_{jSB} \cdot A_S + C_{jswSB} \cdot P_S$$

$$C_{jDBt} = C_{jDB} \cdot A_D + C_{jswDB} \cdot P_D$$

Wenn $V_{SB} = 0$, dann C_{SB} ignorieren und $C_{DB} = C_{DS}$.

9. MOS – Operationsverstärker

(Vorlesung 10-12)

9.1 Struktur

Aufbau

Differenzstufe
(Eingangsstufe)

Verstärkerstufe
(Integrationsstufe)

Leistungsstufe
(Ausgangsstufe)
Differenzbildung ($V^+ - V^-$) und Verstärkung

Erhöht Verstärkung, meist für Bandbreite bestimmt

Impedanzwandler, liefert Strom (fehlt beim OTA)

Kaskadierung

Es können nicht beliebig viele Stufen kaskadiert werden. Mind. 90° Phase pro Stufe!

9.2 Differenzstufe

Eigenschaften bei strong inversion

$$V_d \leq \pm \frac{1}{2} \sqrt{\frac{I_Q}{\beta}}$$

$$V_d = \pm \sqrt{\frac{I_Q}{\beta}}$$

$$V_d \leq \pm \sqrt{2} \sqrt{\frac{I_Q}{\beta}}$$

Linearität der Diff-Stufe gut. An Linearitätsgrenze fließt in einem Zweig $I_D = 0.74I_Q$ im anderen $I_D = 0.26I_Q$.In einem Zweig $I_D = 0.93I_Q$ im anderen $I_D = 0.07I_Q$.Der gesamte I_Q nur noch in einem Zweig. Aussteuerungsgrenze exakt erreicht „voll ausgesteuert“.Weitere Erhöhung von V_d -> Übersteuerung -> Signal stark verzerrt.

9.3 Die wichtigsten Formeln

Verstärkung

Bei Widerstandslast

$$i_{out} = -\frac{g_m v_d}{2} \quad a \approx \frac{g_m r_{out}}{2}$$

$$v_{out} = -i_{out} \cdot r_{out}$$

Bei Stromspiegellast

$$i_{out} = -g_m v_d \quad a \approx g_m \cdot r_{out}$$

Grenzwert

Starke Inversion

$$a = V_A \sqrt{\frac{\beta}{I_Q}} = a_A \sqrt{\frac{W \cdot L \cdot \beta_0}{I_Q}}$$

Bei Stromspiegellast und $R_{ext} = \infty$

Schwache Inversion

$$a = \frac{V_A}{2n_M \Phi_t}$$

Gain-Bandwidth-Product

$$GBP = |a| \cdot f_{P1} = -\frac{g_m}{2\pi C_L}$$

Input Common Mode Range

$$V_{in,max} = (V_{DD} - V_{SS}) - V_{GS,P1} - V_{DSSat,N1} + V_{GS,N1}$$

$$V_{in,min} = V_{SS} + V_{DSSat,N5} + V_{GS,N1}$$

Wenn $V_{DSSat} \approx \sqrt{\frac{2I_D}{\beta}}$ dann gilt:

$$V_{in,max} = (V_{DD} - V_{SS}) - V_{T,P1} - \sqrt{\frac{I_{SS}}{\beta_{P1}}} + V_{T,N1}$$

$$V_{in,min} = V_{SS} + \sqrt{\frac{2I_{SS}}{\beta_{N5}}} + V_{T,N} + \sqrt{\frac{I_{SS}}{\beta_{N1}}}$$

Common mode rejection ratio CMRR

$$v_{DM} = v_{in1} - v_{in2}$$

differential mode

 r_q : Innenwid. von I_q

$$v_{CM} = \frac{v_{in1} + v_{in2}}{2}$$

common mode

$$CMRR = \left| \frac{a_{DM}}{a_{CM}} \right| = \frac{r_q}{r_s} = \frac{g_m}{g_{ob}}$$

Power supply rejection ratio PSRR

$$PSSR_+ = \left| \frac{a_{DM}}{a_{PS+}} \right|$$

$$PSSR_- = \left| \frac{a_{DM}}{a_{PS-}} \right|$$

Offset

- Designregeln

Random Offset

Matching von Parametern der Transistoren: Layout für gutes Matching -> Common Centroid, höheres $V_{GS} - V_T$ für Stromspiegel, grosses W/L für Eingangstransistoren

Systematic Offset

Symmetrie der Diff.stufe, gleiche Stromdichten $\frac{I}{W/L}$ in Stromspiegeltransistoren, gleiche VDS und L der zu einem Stromspiegel gehörenden Transistoren

9.4 Slew-Rate

Definition

$$SR = \frac{dv_0}{dt} = \frac{I_{out}}{C_L}$$

Maximal mögliche Ausgangsspannungsänderung pro Zeiteinheit.

Differenzstufe

$$SR_r = |SR_f| = \frac{I_Q}{C_L}$$

Vorgehen bei mehrstufigem Verstärker:

1. SR jeder Verstärkerstufe einzeln untersuchen
2. Auf Ausgang beziehen ($SR \cdot A$)
3. Verstärkerstufe mit kleinster SR ist dominant

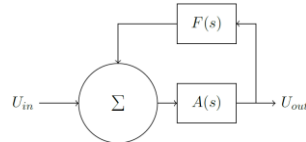
Mehrstufige Verstärker

$$|SR| = \frac{dv_{CL}}{dt} A = \frac{I_Q}{C_L} A$$

Praxis

Designregel für grosse SR: I_Q gross, C_L klein

9.5 Stabilität

Regelkreis /
Bodediagramm

Rückgekoppelter Verstärker

Stabilitätskriterien

$$\Phi = 180^\circ \Rightarrow |A(s) \cdot F(s)| < 1$$

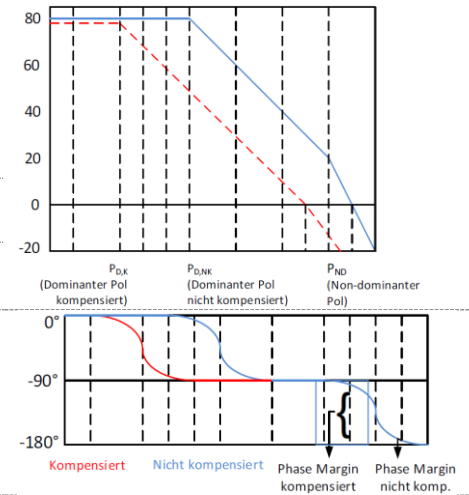
$$|A(s) \cdot F(s)| = 1 \Rightarrow 180^\circ - \Phi > 0; \varphi_M > 0^\circ$$

Phasenmarge

$$\varphi_M = 180^\circ - \Phi = 90^\circ - \arctan\left(\frac{GBP}{f_{P2}}\right)$$

Designregel

Der 2. Pol f_{nd} soll bei ca. $3 \cdot GBP$ gewählt werden.
Dies ergibt eine Phasenmarge von 72° und somit kaum Überschwingen

Überschwingen in
Abhängigkeit der
Phasenmarge

Phasenmarge

Bei $f_{krit}(a_L = 1)$

$$\varphi_M \leq 0^\circ$$

$$\varphi_M > 0^\circ$$

$$\varphi_M = 65^\circ$$

$$\varphi_M \geq 75^\circ$$

Verhalten des Verstärkers

(System mit zwei weit auseinander-liegenden Polen)

Gegengekoppelter Verstärker schwingt selbständig.

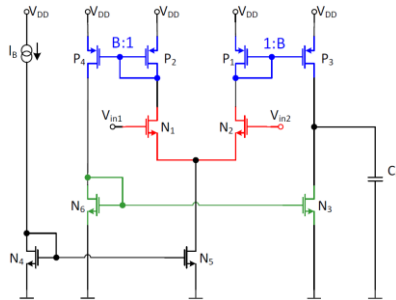
Gedämpftes Überschwingen der Sprungantwort

Peaking verschwindet. Einziger Überschwinger mit 4.7% Sprunghöhe

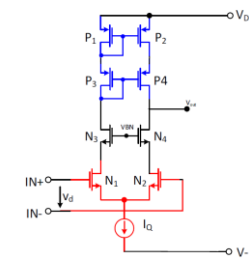
Kein Überschwingen

10. Realisierungsformen vom Opamps

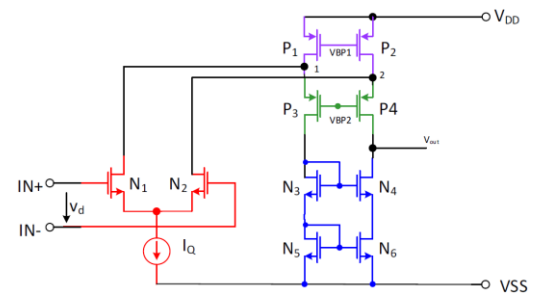
10.1 Gebräuchliche Realisierungen



Symmetrischer OTA



Telescopic cascode OTA



Folded cascode OTA

Verstärkung

Symmetrischer OTA

Telescopic / folded cascode OTA

$$a_V = B \cdot g_{mN1}(r_{DSN3} \parallel r_{DSN4})$$

$$a_V = -g_{mN1,2} \cdot r_{out} = -g_{mN1,2} \cdot (r_{K-N} \parallel r_{K-P})$$

$$\text{Mit } r_{K-N,K-P} \approx r_{DS}(2 + g_m r_{DS})$$

10.2 Miller OTA: Designgleichungen

Dominanter Pol

$$f_{pN2} = \frac{1}{2\pi R_{N2}(C_{N2} + a_2 C_c)} \approx \frac{1}{2\pi R_{N2} a_2 C_c}$$

Nondom. Pol

$$f_{Nd} = f_{N3} = \frac{1}{2\pi R_{N3} C_L} \approx \frac{g_{mP3}}{2\pi C_L}$$

3dB-Bandwidth

$$BW \approx f_d = f_{N2} = \frac{1}{2\pi R_{N2} a_2 C_c}$$

Phasenmarge

$$\varphi_M = 90^\circ - \arctan \frac{GBW}{f_{Nd}}$$

Gain-Bandw.
Prod.

$$GBP = a \cdot f_d = \frac{g_{mN1,2} R_{N2} \cdot g_{mP3} R_{N3}}{2\pi R_{N2} a_2 C_c} = \frac{g_{mN1}}{2\pi C_c}$$

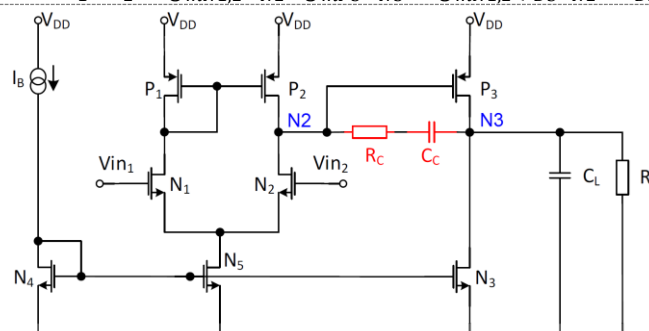
Nullstelle

$$f_z \approx \frac{g_{mP3}}{2\pi C_c}$$

Verstärkung

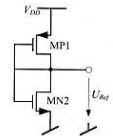
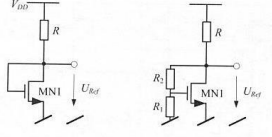
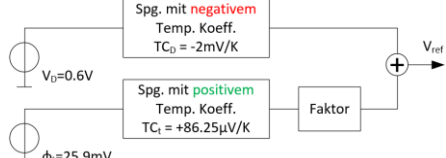
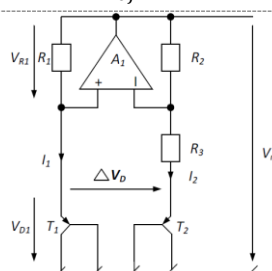
$$a = a_1 \cdot a_2 = g_{mN1,2} R_{N2} \cdot g_{mP3} R_{N3} = g_{mN1,2}(r_{DS-N2} \parallel r_{DS-P2}) \cdot g_{mP3}(r_{DS-P3} \parallel r_{DS-N3} \parallel R_L)$$

Miller OTA



11. Spannungsreferenzen

(Vorlesung 14)

Eigenschaften	Referenzgrösse unabhängig von	... Schwankung der Speisespannung ... Temperatur
Sensitivität	$S_x^y = \lim_{\Delta \rightarrow 0} \left(\frac{\frac{\Delta y}{y}}{\frac{\Delta x}{x}} \right) = \frac{x}{y} \cdot \frac{\partial y}{\partial x}$	
- Beispiel Spg.ref	$S_{V_{DD}}^{V_{ref}} = \frac{V_{DD}}{V_{DD} \cdot \frac{R_2}{R_1 + R_2}} \cdot \frac{R_2}{R_1 + R_2} = 1$	Heisst: wenn V_{DD} ändert um 10%, dann ändert auch V_{ref} um 10%,
Arten		
- Spannungsteiler		Temperatur: S = klein VDD / VSS: S = 1 Prozessvariation: S = klein
- MOS		Temperatur: S = klein VDD / VSS: S < 1 Prozessvariation: S = darf nicht vernachlässigt werden
- Bandgap	Addition von 2 Spg. mit entgegengesetzten, gleich grossen Temperaturkoeffizienten 1. Flussspg. Diode $TC_D = -2mV/K$ 2. Temperaturspg. $TC_t = +86.25\mu V/K$	
(Temperatur-unabhängige Quelle)	$Faktor K = \frac{2mV/K}{86.25\mu V/K} = 23.20$ $V_{ref} = V_D + 25.9mV \cdot 23.2 = 1.2V$	
- Realisierung Bandgap		Genauigkeit ca 10ppm (0° ... 70°C) $V_{ref} = V_D + K \cdot \Phi_t \quad \Phi_t = \frac{kT}{e}$ Die beiden Emitterflächen (T1, T2) werden mit A_1 und A_2 bezeichnet. $V_{ref} = V_{EB1} + \Phi_t \cdot \frac{R_2}{R_3} \cdot \ln \left(\frac{R_2}{R_1} \cdot \frac{A_2}{A_1} \right)$ $V_{EB} = \Phi_t \cdot \ln \left(\frac{-I_C}{I_{S,AE}} \right) \quad K \approx 23.2$ Mit Offset-Berücksichtigung $V_{ref} = V_{EB1} + \Phi_t \cdot \frac{R_2}{R_3} \cdot \ln \left[\frac{R_2 A_2}{R_1 A_1} \cdot \left(1 - \frac{V_{off}}{R_2 I_2} \right) \right] - \left(1 + \frac{R_2}{R_3} \right) \cdot V_{off}$

Konstanten

Bezeichnung	Formel	Masseinheit
Elementarladung	$e = 1.602 \cdot 10^{-19} C$	$[Q] = As = C$
Lichtgeschwindigkeit	$c = 299.79 \cdot 10^{-6} \frac{m}{s}$	$[c] = \frac{m}{s} = 10^{-3} \frac{km}{s}$
Dielektrizitätskonstante (el. Feldkonstante)	$\epsilon_0 = 8.8542 \cdot 10^{-12} As/Vm$	$[\epsilon] = \frac{As}{Vm} = \frac{F}{m}$
Permeabilitätskonstante (mg. Feldkonstante)	$\mu_0 = 4\pi \cdot 10^{-7} Vs/Am$	$[\mu_0] = \frac{Vs}{Am}$
Elektronmasse	$m_e = 9.11 \cdot 10^{-31} kg$	$[m_e] = kg$
Boltzmannkonstante	$k = 1.38 \cdot 10^{-23} J/K$	$[k] = \frac{J}{K}$